

## THỰC HIỆN HỆ THỐNG OFDM TRÊN PHẦN CỨNG

**Đặng Lê Khoa, Nguyễn Trường An, Bùi Hữu Phú, Nguyễn Hữu Phương**  
Trường Đại học Khoa học Tự nhiên, ĐHQG-HCM

**TÓM TẮT:** Ngày nay, kỹ thuật OFDM (ghép kênh phân chia tần số trực giao) được ứng dụng trong các hệ thống truyền thông số như: DVB-T, WiFi, WiMAX, hệ thống MIMO[1]. OFDM có thể gửi luồng dữ liệu ở tốc độ cao bằng cách dùng các sóng mang trực giao. Ngoài ra, kỹ thuật OFDM có thể tránh nhiễu liên ký hiệu (ISI: Inter-symbol interference) và nhiễu liên kênh (ICI: Inter-carrier interference)[2]. Vì vậy, OFDM đã được xem là một công nghệ thiết yếu trong truyền dẫn tốc độ cao. Nội dung chính của bài báo là thực hiện hệ thống thu phát tín hiệu OFDM ở dài gốc (baseband) trên Kit DSP Development sử dụng FPGA với hỗ trợ phần mềm DSP Builder của hãng Altera. Kết quả nghiên cứu của bài báo có thể ứng dụng trong giảng dạy và phát triển kỹ thuật OFDM.

**Từ khoá:** OFDM, DVB-T, WiFi, WiMAX, ISI, ICI

### 1. GIỚI THIỆU

Ý tưởng về kỹ thuật OFDM xuất hiện từ khoảng năm 1950 trong quân sự[1]. Tuy nhiên, việc nghiên cứu và ứng dụng phổ biến kỹ thuật này chỉ phát triển rộng rãi trong vài năm gần đây. OFDM là hệ thống sử dụng hiệu quả băng thông bằng cách dùng các sóng mang con (subcarrier) trực giao. Trong một symbol OFDM có thể chứa rất nhiều subcarrier mà không cần phải có khoảng phân cách lớn, nhờ vậy, băng thông được tận dụng hiệu quả. Cùng với đó là việc thực hiện OFDM khá đơn giản với thuật toán IFFT cho luồng phát và thuật toán FFT ở luồng thu. Đây là các lý do chính cho sự phổ biến của OFDM trong các hệ thống thông tin hiện nay và trong tương lai. Bên cạnh đó, việc sử dụng cyclic prefix là một đóng góp quan trọng giúp kỹ thuật OFDM khắc phục được các hiệu ứng đa đường[2]. Ở nước ta, phần lớn các nghiên cứu về OFDM chỉ tập trung vào lý thuyết hoặc mô phỏng trên máy tính. Trong khi đó, mục đích của bài báo này là thiết kế một hệ thống thu/phát tín hiệu ở dài gốc sử dụng kỹ thuật OFDM trên bộ Kit DSP Development. Nhiều khía cạnh của hệ thống được thiết kế cho chuẩn 802.16 (WiMAX).

### 2. TỔNG QUAN VỀ OFDM

OFDM là kỹ thuật truyền khối. Dữ liệu sau khi thực hiện ánh xạ chòm sao (ví dụ BPSK, QPSK, QAM,...) thành các symbol dữ liệu ở dạng phức, các symbol dữ liệu này sẽ được sắp xếp thành từng khối và điều biến trong một nhóm sóng mang con rất sát nhau. Khối sóng mang con này tạo thành một symbol OFDM. Các luồng dữ liệu có thể điều khiển để chiếm một hay nhiều kênh con hoặc toàn bộ symbol OFDM. Tín hiệu OFDM được truyền đi là đàm hợp của các luồng dữ liệu này.

#### 2.1. Symbol OFDM

Một symbol OFDM bao gồm N sóng mang con trực giao được điều biến bằng N luồng dữ liệu song song. Để thuận tiện, tín hiệu OFDM được trình bày ở dạng dài gốc  $f_k$ , để chuyển thành dạng dài qua, tín hiệu này sẽ được trộn với sóng mang  $f_c$ :  $f_k \rightarrow f_c + f_k$ . Mỗi subcarrier có dạng như sau:

$$\phi_k(t) = e^{j2\pi f_k t} \quad (1)$$

$f_k$  là tần số tương ứng với chỉ số k của subcarrier trong symbol OFDM.

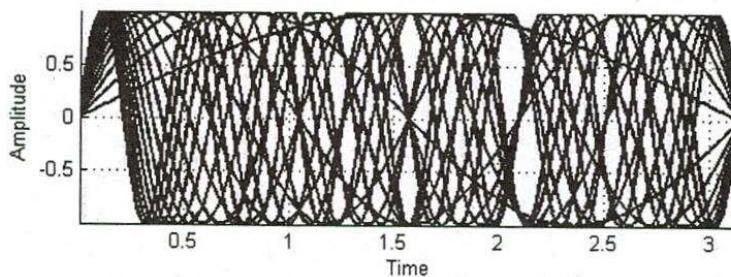
Tín hiệu OFDM dài gốc của N sóng mang con là:

$$S_m(t) = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} a_{m,k} \phi_k(t), \quad 0 < t < NT \quad (2)$$

$a_{m,k}$  là symbol phức thứ k trong chuỗi dữ liệu sau khi thực hiện điều biến dài gốc, NT là chiều dài của symbol OFDM chứa N subcarrier, T là thời gian lấy mẫu. Mỗi subcarrier cách nhau một khoảng (spacing) đều nhau:  $\Delta f = \frac{1}{NT}$ ,  $f_k$  được tính theo công thức:

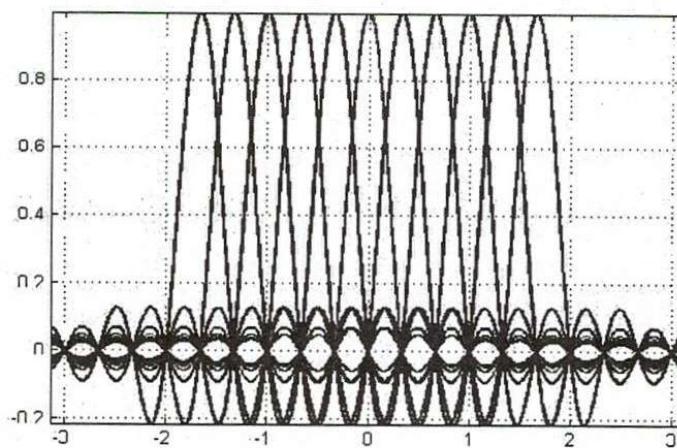
$$f_k = \frac{k}{NT} \quad (3)$$

Các  $f_k$  trên khi trộn với sóng mang ở tần số  $f_c$  tạo thành bộ N sóng mang trực giao.



Hình 1. Ví dụ tổng hợp các sóng mang con trực giao

Hình 1 mô tả sự tổng hợp các sóng mang con trực giao. Các sóng mang con được tạo ra với tần số theo cấp số cộng, công sai  $\Delta f$ , khi phân tích phổ tín hiệu tổng hợp của N sóng mang con đó ta được phổ như hình 2.



Hình 2. Phổ của các sóng mang con trực giao

Nhận xét thứ nhất là các phổ dạng sinc này chồng lấp lên nhau, khoảng cách giữa hai phổ chính bằng độ rộng của mỗi phổ. Nhận xét thứ hai là khi một phổ đạt cực đại thì tất cả các thành phần còn lại đều ở vị trí cực tiểu. Đây là các đặc điểm giúp cho OFDM sử dụng hiệu quả

băng thông truyền, các dải con không cần phải có phân cách tần số như ở đa hợp phân chia tần số.

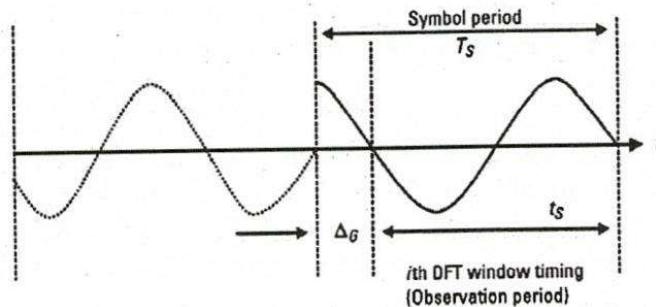
Điểm đặc biệt nữa của OFDM là cách thức thực hiện khá đơn giản. Năm 1971, Weinstein và Ebert đề nghị cách thực hiện OFDM rời rạc như sau:

$$S_m(nT) = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} a_{m,k} e^{j2\pi \frac{nk}{N}}, \quad 0 \leq n \leq N-1 \quad (4)$$

Đây chính là biến đổi Fourier ngược rời rạc (IDFT) của chuỗi  $a_{m,k}$ , điều này làm cho việc thực hiện OFDM trở nên dễ dàng vì DFT/IDFT là công cụ cơ bản đã được thực hiện hiệu quả cả phần cứng lẫn phần mềm. Việc giải đa hợp tín hiệu OFDM sẽ là biến đổi Fourier rời rạc (DFT).

## 2.2. Cyclic Prefix

Hệ thống sử dụng OFDM gặp hai vấn đề khó khăn. Một là khoảng cách giữa các subcarrier nhỏ dẫn đến dễ xảy ra can nhiễu liên sóng mang (ICI). Khó khăn thứ hai là khi các symbol OFDM được truyền liên tiếp, nếu đáp ứng của đường truyền kéo dài sẽ xảy ra can nhiễu liên ký hiệu (ISI). Nếu ta phân cách các symbol OFDM bằng những khoảng zero im lặng thì vấn đề ISI có thể được giải quyết nhưng ICI thì không thể không chế được. Năm 1980, Peled và Ruiz đưa ra ý tưởng dùng đoạn cyclic prefix. Đây là phương pháp lấy một phần dữ liệu cuối chép lên đầu tín hiệu OFDM, nhờ vậy, cyclic prefix có thể giải quyết cả ISI lẫn ICI. Việc sử dụng cyclic prefix được minh họa ở hình 3[1].



Hình 3. Tín hiệu OFDM với cyclic prefix

Khi thêm cyclic prefix, tín hiệu OFDM được biểu diễn lại là:

$$S_m(t) = \frac{1}{\sqrt{N}} \sum_{k=0}^{N-1} a_{m,k} \phi_k(t), \quad -\Delta_G < t < NT \quad (5)$$

với  $\Delta_G$  là khoảng cyclic prefix

Khoảng cyclic prefix được chọn sao cho lớn hơn thời gian đáp ứng của kênh truyền và thường là một trong các thông số thích nghi của hệ thống để đảm bảo tốc độ truyền tốt nhất. Việc dùng thêm đoạn cyclic prefix có một hậu quả là ta phải mất thêm một lượng năng lượng cho cyclic prefix và làm chậm tốc độ truyền.

## 3. CÔNG CỤ THIẾT KẾ

Phần thiết kế được thực hiện trên DSP Builder. DSP Builder là một tiện ích do Altera thiết kế nhằm hỗ trợ người sử dụng có thể thiết kế nhanh chóng các ứng dụng xử lý tín hiệu số. DSP Builder chạy trên nền Simulink của Matlab và thừa hưởng khả năng mô phỏng của Simulink. Vì vậy để sử dụng được DSP Builder người sử dụng cần biết về Matlab và Simulink trước.

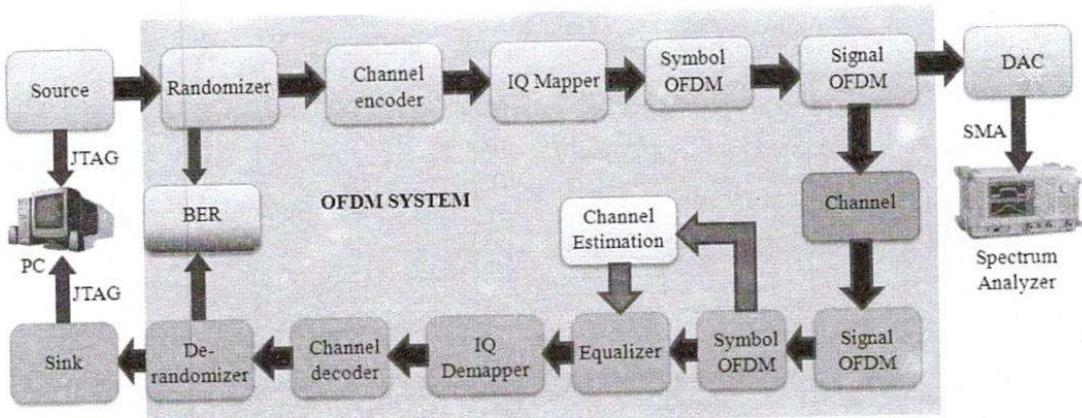
DSP Builder tạo ra một môi trường thân thiện để thiết kế các hệ DSP. Nhờ những khối chức năng sẵn có, việc thiết kế trở nên dễ dàng. Người sử dụng có thể tạo ra ứng dụng mong muốn và mô phỏng bằng Simulink để kiểm tra kết quả. Quan trọng nhất là DSP Builder cung cấp công cụ chuyên đổi thiết kế thành dạng VHDL cho phép biên dịch và tổng hợp thành các cấu hình phần cứng, cho phép rút ngắn thời gian biến ý tưởng thành hiện thực. Song song đó, DSP Builder còn cho phép xây dựng thêm các khối bằng ngôn ngữ Verilog hoặc VHDL.

DSP Builder có các khối chứa bit và chu kỳ chính xác nên thực hiện được các chức năng về số học, lưu trữ, ví dụ như các giải thuật về sửa lỗi, về lọc. Chúng ta có thể tích hợp những chức năng phức tạp bằng cách sử dụng các MegaCore Functions trong DSP Builder model. Các Function này tăng cường sức mạnh cho DSP Builder và mở ra khả năng phát triển rộng lớn. Phân thử nghiệm thực hiện trên Kit Stratix DSP Development. Đây là một bộ kit FPGA có nhiều khối chức năng mạnh mẽ, linh kiện FPGA thuộc họ Stratix 5ns, có sẵn các bộ ADC/DAC tốc độ cao[3].

#### 4. THIẾT KẾ HỆ THỐNG

Hệ thống OFDM gồm bộ randomizer - derandomizer, channel encoder-channel decoder, IQ mapper - IQ demaper, symbol OFDM, signal OFDM, channel estimation, và equalizer. Dữ liệu sau khi qua bộ ngẫu nhiên hóa sẽ được đưa qua bộ mã hóa kênh. Đây là khối có nhiệm vụ sửa các lỗi bit trong quá trình truyền dữ liệu. Bộ mã hóa sửa sai được sử dụng là convolutional code. Sau đó, các bit dữ liệu được chuyển tuần tự vào khối ánh xạ chòm sao (constellation mapper). Phép điều biến được sử dụng là QPSK theo mã Gray. Bộ tạo symbol OFDM có nhiệm vụ ghép các dữ liệu của data, pilot, thành phần DC và các số “0”. Symbol này sẽ được qua bộ nối tiếp sang song song, FFT và song song sang nối tiếp để tạo thành tín hiệu OFDM. Tín hiệu trước khi truyền sẽ được cộng thêm với một đoạn cyclic prefix. Tín hiệu OFDM sẽ cộng với nhiễu được lưu trong bộ nhớ và đến phía thu. Phía đầu thu thực hiện các quá trình ngược lại nhằm lấy lại thông tin ban đầu. Tuy nhiên, tín hiệu qua kênh truyền luôn bị ảnh hưởng bởi các hiện tượng nhiễu xạ, tán xạ, hấp thu... làm cho tín hiệu phía đầu thu bị sai lệch. Vì vậy, phía đầu thu cần một bộ cân bằng có đáp ứng là nghịch đảo của kênh truyền. Điều này góp phần hạn chế các ảnh hưởng của kênh truyền lên tín hiệu truyền.

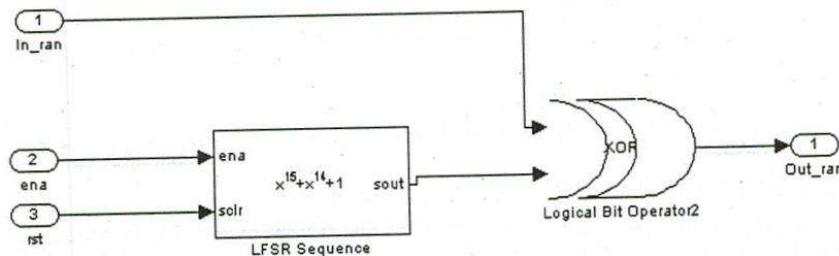
Dữ liệu dùng để kiểm tra hệ thống được tạo bằng phương pháp ngẫu nhiên và đặt trong bộ nhớ. Việc kiểm tra hoạt động từng khối và của cả hệ thống được thực hiện bằng công cụ Signal Tap của Altera. Kit sẽ kết nối với máy tính thông qua chuẩn JTAG (Joint Test Action Group). Tín hiệu OFDM được biến đổi từ số sang tương tự (DAC) và hiển thị kết quả trên máy phân tích phổ (spectrum analyzer). Hệ thống xử lý trên tín hiệu dài gốc. Vì vậy, phần khảo sát phổ của hệ thống được thực hiện trên từng giá trị thực và ảo. Mô hình nghiên cứu của bài báo được trình bày ở hình 4.



Hình 4. Sơ đồ khái niệm OFDM

#### 4.1. Mạch randomizer và derandomizer

Ngẫu nhiên hóa được thực hiện trên từng symbol. Đa thức tạo chuỗi ngẫu nhiên PRBS (pseudo-random binary sequence) là “ $1 + X^{14} + X^{15}$ ” [4] như hình 5. Từng byte data sẽ tuần tự đi qua bộ randomizer, MSB vào trước. Giá trị được khởi tạo cho luồng uplink là ‘1001010100000000’. Thanh ghi dịch của bộ randomizer sẽ được khởi tạo lại sau mỗi khối data. Việc derandomizer được thực hiện bằng cách cho qua lại bộ randomizer ở đầu thu.



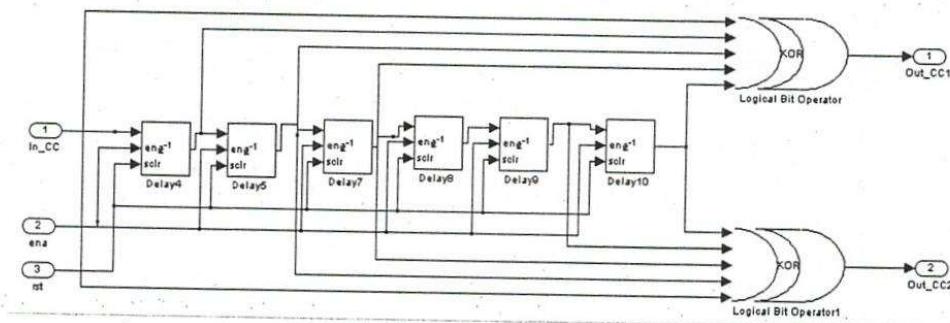
Hình 5. Mạch thực hiện randomizer

#### 4.2. Mạch channel encoder và channel decoder

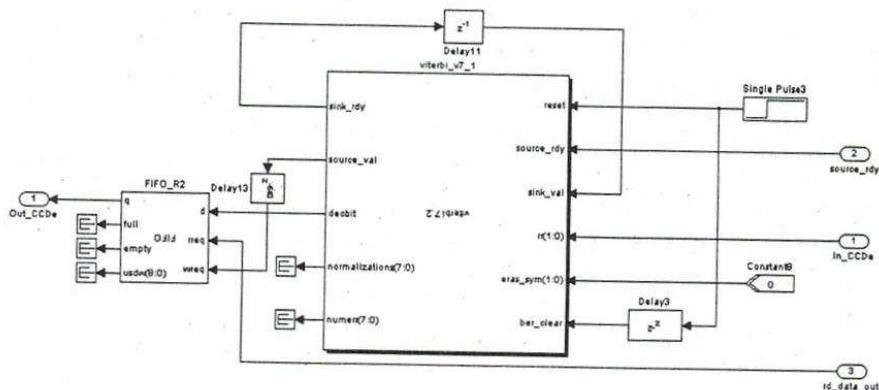
Bộ mã hóa kênh được sử dụng là bộ mã Convolutional code, tốc độ mặc định là 1/2, chiều dài bộ mã hóa là 7 và dùng đa thức sinh là:

$$G_1 = 171_{OCT} \text{ cho } X \text{ và } G_2 = 133_{OCT} \text{ cho } Y$$

Bộ giả mã được thiết kế bằng thuật toán Viterbi. Kiến trúc cơ bản của thuật toán Viterbi gồm ba khối chính: khôi tính khoảng cách nhánh (branch metric) dùng để tính khoảng cách Haming của các bit (là 2 bit nếu sử dụng tốc độ mã là R=1/2) với các nhánh, khôi cộng-so sánh-chọn có nhiệm vụ tính tổng khoảng cách Haming và chọn đường có khoảng cách ngắn nhất, khôi cuối cùng để quản lý bộ nhớ cho đường cần giữa lại. Đây là chuỗi bit giải mã của thuật toán. Hình 7 trình bày bộ giải mã dùng thuật toán Viterbi. Trong đó, chiều dài qui hồi được chọn là 42.



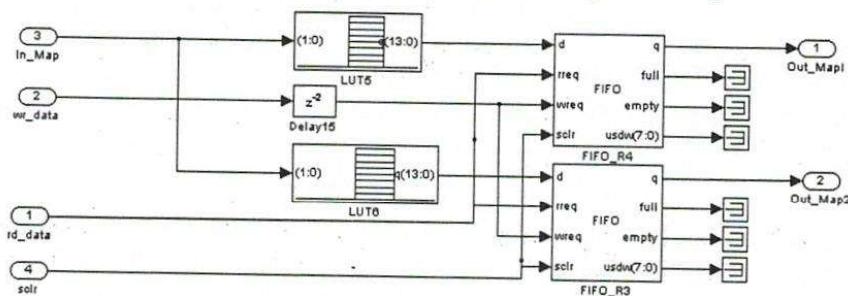
Hình 6. Mạch thực hiện bộ mã hóa



Hình 7. Mô hình giải mã dùng thuật toán Viterbi

#### 4.3. Mạch IQ mapper – IQ demapper

Hình 8 trình bày khối IQ mapper theo phương pháp QPSK. Khối IQ mapper được thiết kế bằng bảng tra. Khối IQ demapper được thiết kế bằng ngôn ngữ Verilog với cấu trúc IF-THEN.



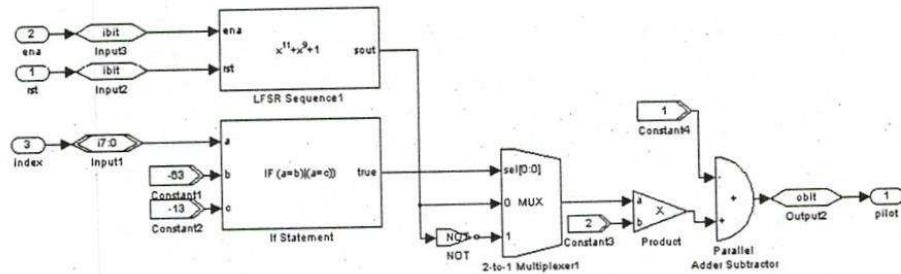
Hình 8. Mạch IQ Mapper

#### 4.4. Mạch tạo Pilot

Thanh ghi tạo chuỗi bit giả - ngẫu nhiên được sử dụng để tạo ra các bit của pilot. Đa thức sinh của PRBS này là:  $1 + X^9 + X^{11}$ [4]. Giá trị của phép điều biến Pilot ứng với symbol OFDM thứ k sẽ được suy ra từ các  $w_k$ . Các vị trí dùng để chèn pilot và giá trị chèn được tính như sau:

$$c_{-88} = c_{-38} = c_{13} = c_{38} = c_{63} = c_{88} = 1 - 2w_k \text{ và } c_{-63} = c_{-13} = 1 - 2(!w_k) \quad (6)$$

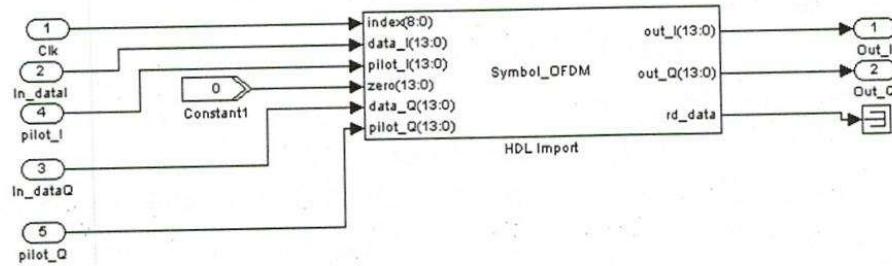
Tín hiệu index dùng để xác định vị trí bit trong symbol OFDM. Mạch tạo pilot được trình bày ở hình 9.



Hình 9. Mạch tạo pilot

#### 4.5. Mạch ghép symbol OFDM

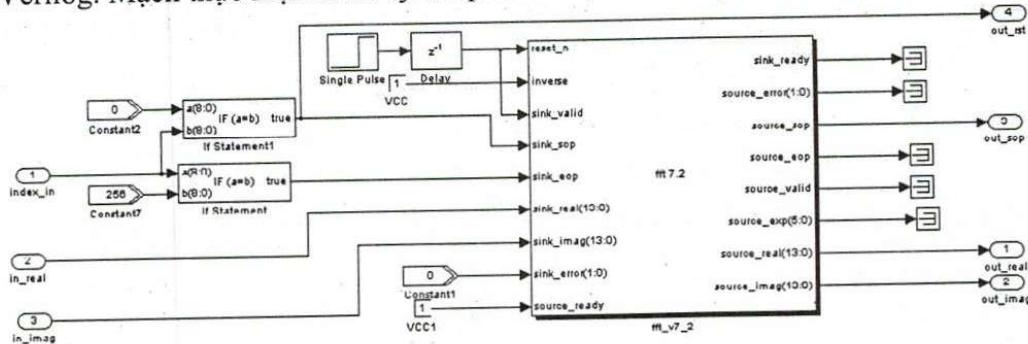
Phần tạo symbol được thiết kế bằng ngôn ngữ Verilog như hình 10. Ví dụ, một symbol OFDM dùng trong chuẩn 802.16 được định nghĩa như sau: {28 số zero, 100 data, zero, 100 data, 27 số zero}. Trong đó các vị trí chèn pilot là c<sub>-88</sub>, c<sub>-63</sub>, c<sub>-38</sub>, c<sub>-13</sub>, c<sub>13</sub>, c<sub>38</sub>, c<sub>63</sub> và c<sub>88</sub>.



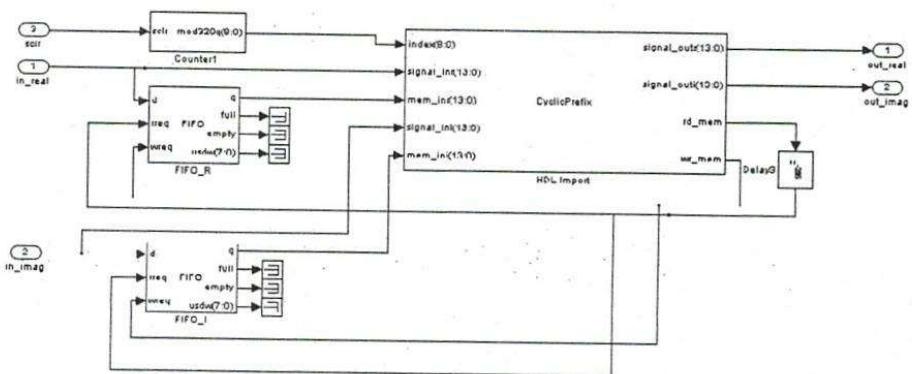
Hình 10. Mạch ghép symbol

#### 4.6. Mạch IFFT và Cyclic prefix

Phần IFFT được thiết kế dựa trên MegaCore của Altera như hình 11. Phép biến đổi được sử dụng là IFFT 256 điểm. Tín hiệu trước khi phát đi sẽ được thêm đoạn cyclic prefix có chiều dài là  $\frac{1}{4}$ . Phân cyclic prefix được thiết bằng cách kết hợp các bộ nhớ FIFO và khối điều khiển bằng Verilog. Mạch thực hiện thêm cyclic prefix được trình bày ở hình 12.



Hình 11. Mạch thực hiện IFFT



Hình 12. Mạch thực hiện thêm Cyclic prefix

#### 4.7. Kênh truyền và cân bằng

Tín hiệu OFDM  $s(t)$  được truyền qua kênh truyền có đáp ứng xung  $h(t)$ , ở đầu thu ta nhận được  $r(t)$ . Trong trường hợp có nhiễu AWGN  $n(t)$ , ta có:

$$r(t) = h(t) * s(t) + n(t) \quad (7)$$

Tương ứng trong miền tần số, ta có:

$$R(f) = H(f).S(f) + N(f) \quad (8)$$

Trong đó  $S(f)$  chính là OFDM symbol ban đầu. Việc khôi phục để tìm lại  $S(f)$  trở thành công việc lọc nhiễu  $N(f)$  có phô trai đều và ước lượng đáp ứng tần số của kênh truyền.

Tại đầu thu, tín hiệu OFDM luôn phải được chuyển về symbol OFDM bằng biến đổi Fourier nên tín hiệu nhận được lúc này là  $R(f)$  thay vì  $r(t)$ . Điểm thuận lợi khi ước lượng đáp ứng tần số là các phép nhân chập trong miền thời gian được chuyển thành nhân thường trong miền tần số.

Gọi  $S_{pilot}(f)$  là các vị trí thông tin biết trước được phân tán trong symbol OFDM

Tại đầu thu, khi nhận được  $R(f)$ , các vị trí tương ứng với các pilot sẽ được trích ra, ta có:

$$R_{pilot}(f) = S_{pilot}(f).H_{pilot}(f) + N(f) \quad (9)$$

Tạm bỏ qua tác động của nhiễu AWGN, ta có

$$R_{pilot}(f) = S_{pilot}(f)H_{pilot}(f) \quad (10)$$

Từ đó suy ra đáp ứng tần số của kênh truyền tại các vị trí tương ứng với các pilot

$$H_{pilot}(f) = \frac{R_{pilot}(f)}{S_{pilot}(f)} \quad (11)$$

Từ  $H_{pilot}(f)$ , toàn bộ đáp ứng  $H(f)$  của kênh truyền có thể được suy ra bằng phương pháp nội suy tuyến tính. Sau khi có được  $H(f)$ , ta thực hiện cân bằng cho toàn bộ tín hiệu bằng công thức:

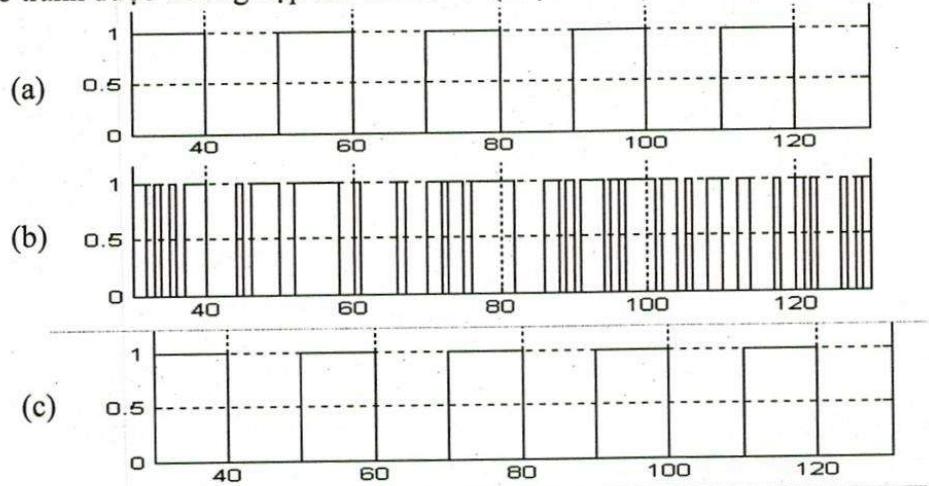
$$S(f) = \frac{R(f)}{H(f)} \quad (12)$$

## 5. KẾT QUẢ

Phần này trình bày các kết quả thử nghiệm của hệ thống OFDM. Hầu hết các kết quả có được bằng công cụ Signal Tap. Đây là công cụ phổ biến để kiểm tra từng khối chức năng khi thiết kế trên FPGA. Kết quả sau được xử lý trên FPGA sẽ lưu trong RAM. Signal Tap cho phép đọc kết quả trong RAM về máy tính và hiển thị trên máy tính.

### 5.1. Kết quả bằng công cụ Signal Tap

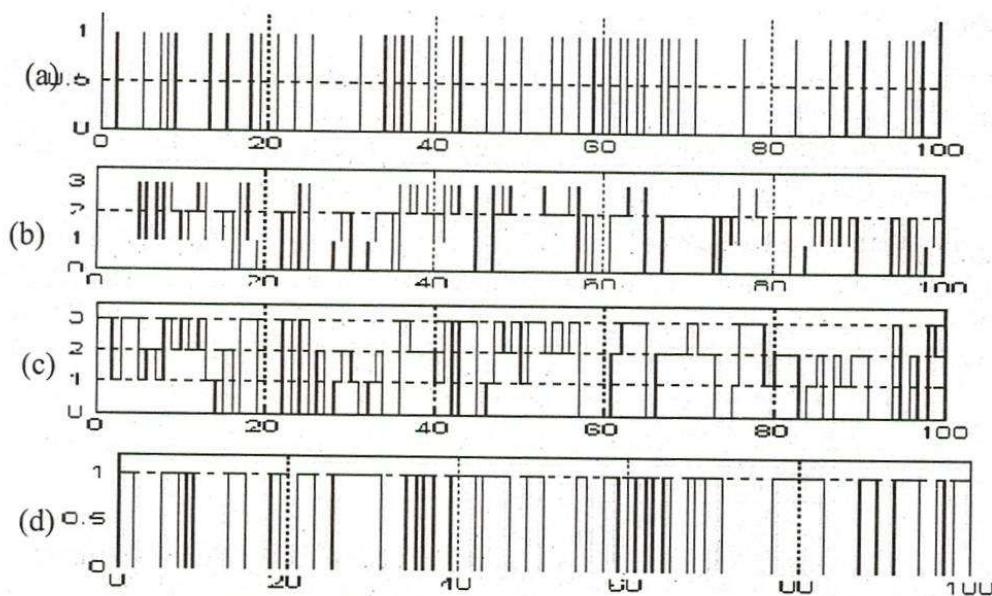
Hình 13 trình bày kết quả thử nghiệm bộ randomizer và derandomizer. Ta thấy dữ liệu sau khi qua bộ randomizer hai lần sẽ giống như dữ liệu ban đầu. Dữ liệu sau khi thực hiện giả ngẫu nhiên sẽ tránh được trường hợp các số ‘0’ (hoặc số ‘1’) xuất hiện liên tục.



Hình 13. Kết quả kiểm tra bộ ngẫu nhiên hoá

- (a) Dữ liệu gốc  
 (b) Dữ liệu sau khi giả ngẫu nhiên  
 (c) Dữ liệu sau khi giải giả ngẫu nhiên

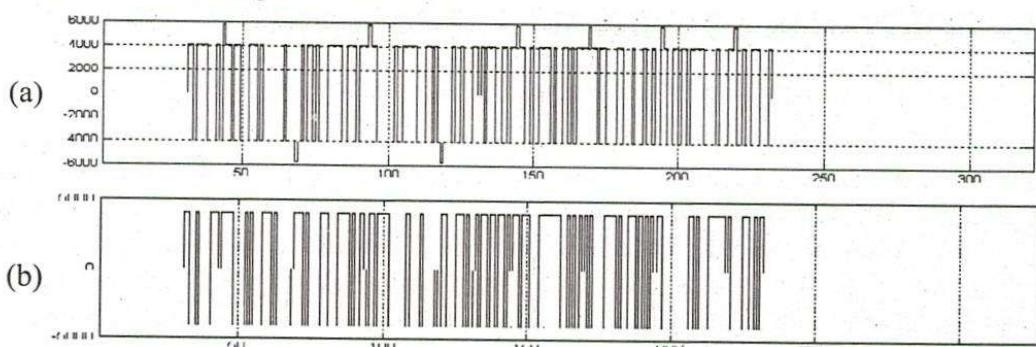
Hình 14 trình bày kết quả thử nghiệm bộ mã hóa Convolutional Code. Mô hình thử nghiệm gồm liệu ban đầu sau đó thực hiện mã hóa có tốc độ  $\frac{1}{2}$ . Dữ liệu sau khi mã hóa bị cộng nhiễu có phân bố rời rạc. Sau đó, thực hiện thuật toán Viterbi để giải mã. Kết quả cho thấy chuỗi bit sau khi giải mã luôn giống với chuỗi bit dữ liệu ban đầu. Điều này kết luận bộ mã hóa convolutional code có thể sử dụng tốt với các lỗi rời rạc.



Hình 14. Kết quả thử nghiệm bộ mã hoá kênh

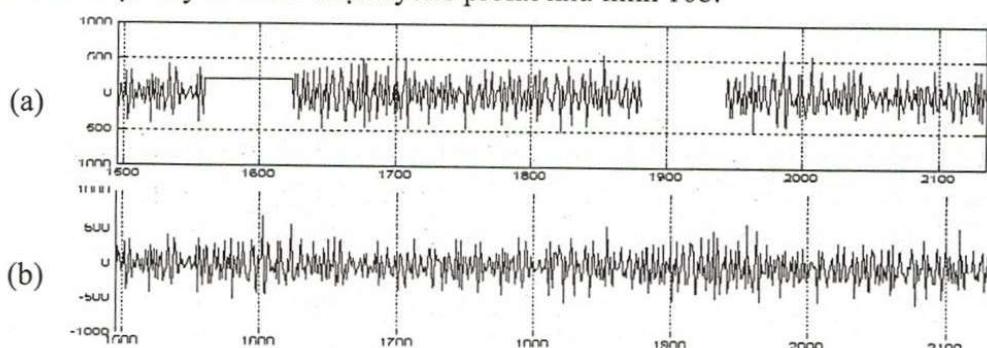
- (a) Dữ liệu gốc
- (b) Dữ liệu sau khi mã hoá
- (c) Dữ liệu đã cộng nhiễu
- (d) Dữ liệu sau khi giải mã

Hình 15 trình bày kết quả việc ghép thành symbol OFDM. Symbol OFDM gồm 256 điểm trong đó gồm các số zero, pilot và data.



Hình 15. Cấu trúc symbol OFDM (a) Trục I, (b) Trục Q

Ta thực hiện biến đổi IFFT 256 điểm của symbol OFDM để tạo thành tín hiệu OFDM như hình 16a. Dữ liệu này sẽ thêm đoạn cyclic prefix như hình 16b.

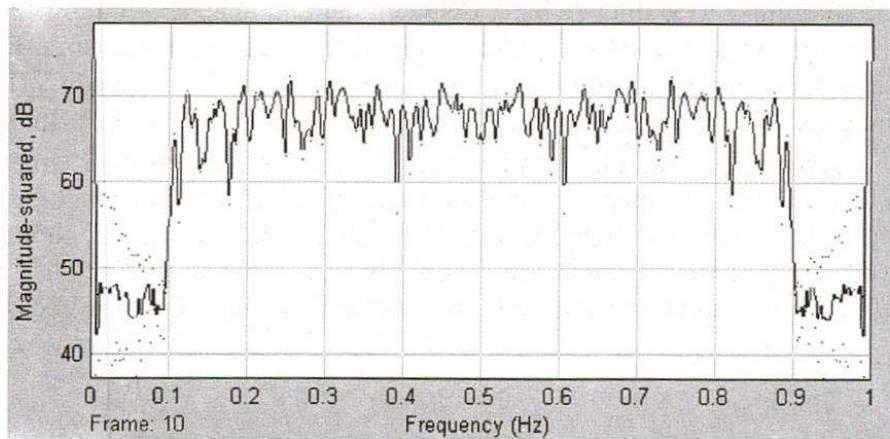


Hình 16. Phần thực của tín hiệu OFDM

- (a) Dữ liệu sau khi biến đổi IFFT,
- (b) Dữ liệu sau khi thêm cyclic prefix

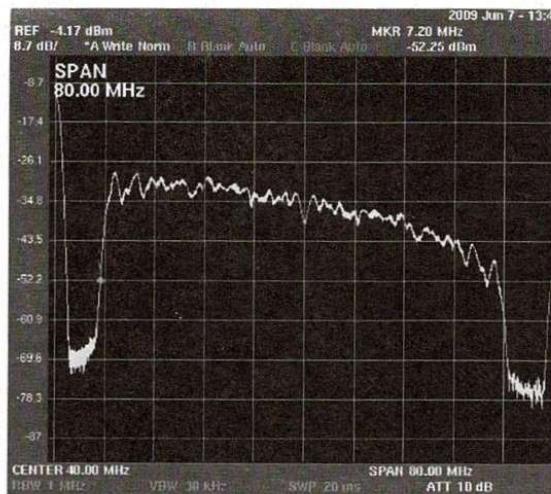
### 5.2. Phổ của tín hiệu OFDM

Bài báo thiết kế hệ thống OFDM ở dải gốc. Vì vậy, việc khảo sát phổ của hệ thống được thực hiện đo trực thực và trực ảo. Phổ của hệ thống khi chạy trên Matlab thu được kết quả như hình 17. Kết quả này hoàn toàn phù hợp với lý thuyết của kỹ thuật OFDM. Khi thiết kế trên DSP Builder, các khồi được thiết lập ở tốc độ bằng với tốc độ của kit (bằng 1). Vì vậy, khi khảo sát phổ của hệ thống bằng công cụ trên Matlab chỉ cho băng thông là 1 Hz. Băng thông này sẽ nhân với tốc độ clock của kit để cho ra băng thông thật tế. Ví dụ, nếu ta cấu hình clock cho kit là 100MHz thì đây cũng chính là tốc độ truyền của hệ thống.



Hình 17. Phổ của tín hiệu OFDM trên Matlab

Vì băng thông tín hiệu là 80MHz nên ta thiết lập máy phân tích phổ có tần số trung tâm là 40MHz và span là 80MHz. Kết quả đo thực tế có khác biệt so với đo bằng công cụ phân tích phổ của Matlab. Phần khác biệt chủ yếu nằm ở thành phần tần số cao. Điều này được lý giải do đáp ứng tần số của mạch DAC trên kit không cao. Tuy có sự khác biệt về phổ nhưng khi kiểm tra dữ liệu ở ngõ ra FPGA thì hoàn toàn phù hợp với trên Matlab, và đặc biệt là phía đầu thu đã nhận chính xác chuỗi dữ liệu truyền. Hình 18 trình bày phổ của tín hiệu OFDM trên máy phân tích phổ.



Hình 18. Phổ của tín hiệu OFDM trên máy phân tích phổ

Hệ thống OFDM hoàn chỉnh có thể đạt được tốc độ 60Mbps khi tần số hệ thống là 100MHz, convolutional code 1/2, sử dụng QPSK, phép FFT/IFFT 256 điểm, cyclic prefix là

¼. Hệ thống có BER là  $10^{-4}$  khi qua kênh truyền AWGN có SNR là 30dB. Với các tham số trên, thời gian cho quá trình truyền dữ liệu từ bên phát đến bên thu là khoảng 2500 xung clock ( $25\mu s$ ). Thời gian trễ này phần lớn tập trung ở phép biến đổi IFFT/FFT, bộ giải mã Viterbi, và các bộ nhớ FIFO. Linh kiện được sử dụng là FPGA Stratix EPS1S25 với tài nguyên sử dụng: Total logic elements là 17389 ( 68 % ), Total LABs là 2020 ( 79 % ).

## 6. KẾT LUẬN

Bài báo hoàn thành việc thiết kế các khối trong một hệ thống OFDM bằng DSP Builder trên nền Matlab Simulink. Việc thiết kế bằng DSP Builder cho phép ta tận dụng các khái niệm về logic, số học, phép toán trên số phức, và lập trình có cấu trúc. Ngoài ra, DSP Builder không những cho phép xây dựng các khối từ ngôn ngữ lập trình Verilog hoặc VHDL mà còn cho phép sử dụng các MegaCore của Altera. Linh kiện được sử dụng là FPGA Stratix EPS125.

Kết quả thử nghiệm trên các khái niệm randomizer - derandomizer, channel encoder-channel decoder, IQ mapper - IQ demapper, symbol OFDM, signal OFDM, channel estimation, và equalizer cho thấy hệ thống hoạt động tốt. Đây là cơ sở để thực hiện các hệ thống thực tế sử dụng kỹ thuật OFDM như 801.11g, 802.11n (WiFi), 802.16 (WiMAX). Đồng thời, bài báo mở ra khả năng nghiên cứu và phát triển các hệ thống truyền thông tiên tiến ở dải gốc (baseband).

## IMPLEMENTING AN OFDM SYSTEM ON HARDWARE

Dang Le Khoa, Nguyen Truong An, Bui Huu Phu, Nguyen Huu Phuong  
University of Sciences, VNU-HCM

**Abstract:** Recently, OFDM technique has been applied to many digital communications systems such as DVB-T, WiFi, WiMAX and MIMO systems. OFDM can send multiple high-speed signals by using orthogonal carrier frequencies. In addition, OFDM technique can combat inter-symbol interference (ISI) and inter-channel interference (ICI). Therefore, OFDM has been an essential technology in high-speed communications. The aim of this project is to implement the base-band OFDM system on hardware exploiting FPGA-based DSP Development Kit and DSPBuilder® software from Altera®. The results can be used for training purpose and for a further development of OFDM-based communication systems.

**Keywords:** OFDM, ADSL, DVB-T, WiFi, WiMAX, ISI, ICI.

## TÀI LIỆU THAM KHẢO

- [1]. Admand R. S. Bahai, Burton R. Saltzberg, v Mustafa Ergen, *Multi-Carrier Digital Communications: Theory and Applications of OFDM*, Boston, MA: Springer Science + Business Media, Inc., 2004.
- [2]. Admand R. S. Bahai, Burton R. Saltzberg, v Mustafa Ergen, *Multi-Carrier Digital Communications: Theory and Applications of OFDM*, Boston, MA: Springer Science + Business Media, Inc, 2004

- [3]. Altera Corporation (2005), *Stratix EP1S25 DSP Development Board*, URL: <http://www.altera.com/technology/dsp/dsp-index.jsp>
- [4]. *802.16 IEEE Standard for Local and metropolitan area networks, Part16: Air Interface for Fixed Broadband Wireless Access Systems*, NY, 2004
- [5]. Santhi, M. Kumar, M.S. Lakshminarayanan, G. Prabakar, T.N., *Design and implementation of pipelined MB-OFDM UWB transmitter backend modules on FPGA*, IEEE Xplore, 2009