

# MỘT SỐ GIẢI PHÁP TRONG VIỆC THIẾT KẾ CÁC BẢNG HIỂN THỊ CHỮ VÀ ĐỒ HỌA DÙNG MA TRẬN LED

Nguyễn Hữu Phương, Huỳnh Hữu Thuận  
Trường Đại học Khoa học Tự nhiên – ĐHQG-HCM  
(Bài nhận ngày 04 tháng 12 năm 2001)

**TÓM TẮT:** Nội dung bài báo đề cập đến một số giải pháp để thiết kế các “bảng hiển thị chữ và đồ họa dùng ma trận led” nhằm tăng tính linh động, tăng chất lượng, kích cỡ và giảm chi phí. Các giải pháp bao gồm: kỹ thuật xử lý và lưu trữ dữ liệu, truyền dữ liệu đi xa, phương pháp lập trình để có bộ nhớ lưu trữ lớn và tốc độ xử lý cao, kỹ thuật quét dữ liệu để giảm công suất và giá thành.

## 1. MỞ ĐẦU

Để bảng hiển thị có các tính năng mạnh, ta cần kết hợp ứng dụng quang báo với máy tính cá nhân trong các kỹ thuật nhập dữ liệu, lưu trữ và xử lý. Dựa trên hệ điều hành windows 9.x (và các hệ điều hành sau này) với giao diện đồ họa, các công cụ và thư viện lập trình mà nó hỗ trợ, ta dễ dàng xây dựng được các phần mềm linh động trong việc nhập dữ liệu, có khả năng mô phỏng dữ liệu trên máy tính với bộ nhớ lớn (trong trường hợp hiển thị đồ họa), có khả năng nhận và hiển thị tiếng Việt, thay đổi phông chữ dễ dàng (trong chế độ hiển thị chữ mà đa số các bảng quang báo mua của nước ngoài không có khả năng này), giao diện đẹp và tính năng động trong kết nối, tốc độ xử lý cao.

Bên cạnh đó, việc sử dụng các kỹ thuật của máy tính PC trong lĩnh vực này còn cho phép phần điều khiển đạt được tốc độ cao (thông qua bus mở rộng và ngôn ngữ assembly), khả năng truyền đi xa (thông qua COM RS 232C và có thể mở rộng với các chuẩn công nghiệp khác). Dung lượng lưu trữ dữ liệu lớn (đặc biệt là trong việc hiển thị hình ảnh) nhờ các tính năng mạnh của CPU họ Intel trên các mainboard (như chế độ bảo vệ) mà chi phí cho phần điều khiển này không cao nếu chúng ta dùng kỹ thuật ROM Scan. Để công suất của mạch thấp cũng như đơn giản mạch giao tiếp, ta phải dùng kỹ thuật quét lưu ảnh kết hợp với việc chốt dữ liệu. Mô hình thiết kế như hình 1.

*Hình 1: Mô hình thiết kế bảng hiển thị chữ và đồ họa.*

## 2. PHÂN TÍCH VÀ GIẢI PHÁP THIẾT KẾ PHẦN MẠCH ĐIỀU KHIỂN

Như đã trình bày ở trước, ta muốn thiết kế bảng hiển thị có các tính năng: tốc độ xử lý và xuất dữ liệu ra ma trận led cao, bộ nhớ lớn, công suất thấp, có thể lắp ghép theo module, và chi phí thấp.

### 2.1 Phân tích và chọn giải pháp giao tiếp với ma trận led:

- Giao tiếp qua cổng nối tiếp: tốc độ xuất dữ liệu ra ma trận led thấp (tối đa 115200bps), và cần thêm thiết bị chuyển đổi từ nối tiếp sang song song như UART, vi điều khiển..., điều này dẫn đến một số hạn chế là mạch phức tạp, tốc độ xử lý chậm.
- Giao tiếp qua cổng song song: Hiện nay có 3 chuẩn giao tiếp gồm SPP (Standard Parallel Port), EPP (Enhanced Parallel Port), và ECP (Extended Capabilities Port) tốc độ truyền

tối đa là 2Mbytes/s (theo chuẩn IEEE 1284 công bố năm 1994, EPP1.9). Ưu điểm khi truyền dữ liệu qua cổng song song là tính linh động, tốc độ khá cao, dễ lập trình và thiết kế mạch. Tuy nhiên, do tốc độ của cổng máy in còn hạn chế (2Mbytes/s) nên chỉ có thể dùng cho các bảng quang báo nhỏ.

- Giao tiếp qua bus mở rộng:
  - ISA (Industry Standard Architecture): Tín hiệu đồng hồ đồng bộ bus (BCLK) 8.33Mhz, nên với bus dữ liệu 8 bit thì tốc độ truyền tối đa 4.165Mbytes/s, với bus dữ liệu 16 bit thì tốc độ truyền tối đa có thể đạt được là 8.33Mbytes/s
  - PCI Local Bus (Peripheral Component Interconnection): PCI bus được phát triển bởi Intel (Revision 1.0 ngày 22/6/92) và được quản lý và phát triển bởi PCI Special Interesting Group. Cho tới hiện nay PCI có các Revision 1.0 (22/6/92), 2.0 (30/4/93), 2.1 (1/6/95), 2.2 (18/12/98). PCI có 2 tùy chọn: với BCLK 33MHz tốc độ truyền dữ liệu tối đa là 132Mbytes/s (với bus dữ liệu 32 bit), 264Mbytes/s (với bus dữ liệu 64 bit); với BCLK 66MHz cho phép tốc độ tối đa 264Mbytes/s (với bus dữ liệu 32 bit), 528Mbytes/s (với bus dữ liệu 64 bit).

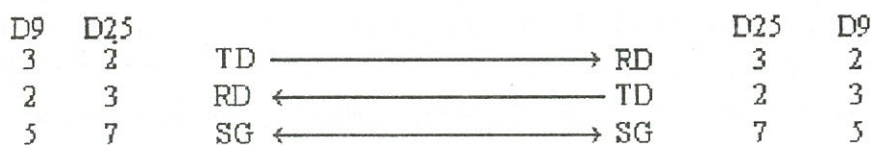
Thiết kế card dùng bus mở rộng theo chuẩn ISA: Tín hiệu D0 - D7 truyền đi khi A0=0, D8 - D15 truyền đi khi A0 =1, 16 bit dữ liệu của slot ISA được đưa vào 2 x 8255 sẽ được 48 bit dữ liệu cộng với các tín hiệu nguồn và đất (GND) lấy ra qua hai cổng 25 chân. Hình 2 là sơ đồ mạch.

Hình 2: Card giao tiếp với bus mở rộng ISA.

Thiết kế card dùng bus mở rộng theo chuẩn PCI gồm hai phần: Phần cấu hình thiết bị được thực hiện thông qua PCI BIOS ( int 1AH, AH = B1H). Do các tín hiệu trên bus PCI phần lớn được thiết kế theo kiểu đa hợp (multiplex) ( ví dụ như bus địa chỉ, bus dữ liệu...) và tốc độ trên PCI bus cao ( 33Mhz hoặc 66Mhz) nên phần thiết kế mạch đòi hỏi các linh kiện tốc độ cao, độ tích hợp cao ( như PCI FPGA, GAL...) và công nghệ làm mạch in cao cấp nên hiện nay các thiết bị này phải mua ở nước ngoài. Quy trình thiết kế được trình bày ở [1].

## 2.2 Phân tích và thiết kế phần truyền dữ liệu đi xa:

Một trong những phương pháp truyền xa đơn giản, hiệu quả, chi phí thấp là dùng cổng nối tiếp. Phần thiết lập các thông số của cổng nối tiếp được thực hiện bằng việc truy cập trực tiếp đến các thanh ghi cấu hình để đạt tốc độ cao nhất (115200bps). Việc truyền dữ liệu được thiết kế theo cơ chế hỏi vòng không theo cơ chế ngắt để tăng tốc độ truyền, chương trình được viết bằng assembly để đạt tốc độ cao và không phải xây dựng bảng mô tả ngắt ( Interrupt Descriptor Table - IDT ) khi lập trình ở chế độ bảo vệ. Sơ đồ kết nối phần cứng như sau:



### 2.3 Quá trình ROM Scan:

Sau khi khởi động hệ thống, CPU đọc lệnh ở địa chỉ FFFF0H (thực hiện nội dung của ROM BIOS) kiểm tra và khởi tạo hệ thống (CPU, DMA, Interrupt...). Sau đó BIOS thực hiện kiểm tra các ROM ngoại từ địa chỉ C8000H đến DF800H theo từng khối 2K. Nếu có ROM hợp lệ, BIOS sẽ chuyển quyền điều khiển cho ROM này. Như vậy, ta có thể thiết kế một card có ROM ở địa chỉ hợp lệ (ví dụ như C8000H) và viết một chương trình assembly dịch sang mã máy, sau đó nạp vào ROM. ROM này sẽ giữ quyền điều khiển hệ thống. Giải pháp này dẫn đến chi phí thiết kế thấp (có thể tận dụng các mainboard cũ như 80386,80486, 80586) nhưng hiệu quả đạt được cao.

### 2.4 Tính toán công suất, tốc độ và thiết kế các mạch chọn hàng, cột:

Để công suất của mạch thấp và đơn giản mạch thiết kế, ta quét ma trận led theo phương pháp vừa chốt dữ liệu vừa lưu ảnh, lúc này dòng điện kích cho từng led là vài chục mA. Việc chọn dòng và cột quét được điều khiển bằng các transistor để tốc độ chuyển mạch nhanh. Ma trận led và phần điều khiển chọn hàng, chọn cột được thiết kế theo từng module để thuận tiện cho việc ghép nối, thay thế và sửa chữa. Theo sơ đồ thiết kế ở hình 3, số lệnh xuất dữ liệu trong trường hợp dùng slot ISA 16 bit cho một module (gồm 40 x 16 x 8 led) là: 9 mạch chốt x 3 lệnh x 16 cột quét lưu ảnh = 432 lệnh, với BCLK = 8.33MHz thì thời gian quét cho một module rất nhỏ.

Hình 3: Sơ đồ điều khiển ma trận led.

## 3. GIẢI PHÁP LẬP TRÌNH

Cách thiết kế như trên cho phép linh động trong việc nhập và xử lý dữ liệu, tốc độ xử lý và xuất dữ liệu cao, bộ nhớ lưu trữ lớn.

### 3.1 Phần mềm chạy trên máy tính nhận dữ liệu:

#### Xử lý dữ liệu dạng văn bản:

Phông chữ lưu trữ trên windows: Nếu sử dụng phần mềm Vietware, kiểu đánh Vni thì một ký tự không dấu được lưu trữ thành một byte, có dấu là hai byte. Ví dụ:

Dòng chữ	Dạng lưu trữ (dạng thập lục phân)
A Á Â Ã	41 20 41 D9 20 41 C2 20 41 CA

Phông chữ hiển thị trên ma trận led: Do phải hiển thị tiếng Việt có dấu nên ma trận điểm cho một ký tự là 16 hàng x 8 cột. Để linh động trong việc thay đổi phông chữ khi hiển thị, ma trận định nghĩa 256 ký tự cho các bộ phông khác nhau được lưu trữ trong các tập tin riêng biệt, nhờ đó người sử dụng có thể thay đổi kiểu chữ hiển thị tùy ý. Chương trình chạy trên máy tính nhận dữ liệu sẽ nhận dòng văn bản (hoặc tập tin văn bản) và các thông số khác (như thời gian quét, kiểu hiển thị, phông hiển thị...) sau đó chuyển sang dữ liệu cần xuất ra ma trận led và truyền đi.

Cấu trúc dữ liệu khi truyền ở chế độ văn bản như sau:

Dữ liệu quét	4 byte thời gian	4 byte chiều dài tiêu đề	4 byte chiều dài dữ liệu
--------------	------------------	--------------------------	--------------------------

Trục thời gian



### Xử lý dữ liệu dạng đồ họa:

Mỗi led trên ma trận được biểu diễn bằng một vòng tròn, mỗi vòng tròn có các thuộc tính tương ứng với số màu mà ma trận led có thể hiển thị. Chương trình nhận và mô phỏng sẽ nhận dữ liệu nhập từ người sử dụng và mô phỏng chuyển động. Dữ liệu nhập được lưu trữ và xử lý theo từng trang, số bit trên mỗi trang được tính bằng số hàng x số cột x số màu. Khi mô phỏng, chương trình sẽ chuyển từ trang này sang trang khác với thời gian chuyển nhập từ người sử dụng.

Cấu trúc dữ liệu khi truyền đi:

Dữ liệu quét	4 byte thời gian	4 byte chiều dài dữ liệu
--------------	------------------	--------------------------

Trục thời gian



Phần truyền dữ liệu đi được viết bằng ngôn ngữ assembly để đạt được tốc độ truyền cao nhất.

### 3.2 Phần mềm chạy trên mainboard:

Để có bộ nhớ lớn, tốc độ cao, và khả năng dùng ROM Scan chương trình phải được viết bằng ngôn ngữ assembly chạy trên chế độ bảo vệ (protected mode), sau đó dịch sang mã máy rồi nạp vào ROM. Để đạt được các yêu cầu đặt ra, CPU được lập trình để hoạt động như sau: GDT (Global Descriptor Table) với 6 bộ mô tả (descriptor) bao gồm Null, linear data, code, stack, và 2 dùng cho chế độ thực (real mode), không dùng LDT (Local Descriptor Table). Các descriptor có cấu hình như sau: Segment Present bit = 1, DPL = 00, segment type = 12H cho đoạn dữ liệu, 1AH cho đoạn mã, cờ G=1 và Segment Limit = FFFFFh (để kích thước các đoạn là 4Gbytes - ngoại trừ các Null descriptor và real mode descriptor), bit D/B = 1 (dùng chế độ 32 bit). Chương trình được viết sao cho thời gian xử lý lệnh và thời gian xuất dữ liệu ra ma trận led càng ngắn càng tốt. Ví dụ như một số phương pháp sau: thiết lập mức đặc quyền hiện hành của segment hiện hành cao nhất (CPL = 0), hạn chế việc gọi các chương trình con, ngắt, sử dụng các lệnh tốn ít chu kỳ đồng hồ...

Quá trình xuất dữ liệu ra ma trận led: Giả sử các module 40 x 16 được chia thành hai phần 40 x 8 cho màu đỏ và 40 x 8 cho màu xanh. Dữ liệu sau khi nhận được cho trường hợp tổng quát nhất là dữ liệu hình ảnh bao gồm 4 byte chiều dài của dữ liệu quét, 4 byte xác định thời gian quét giữa hai ảnh và phần dữ liệu được lưu theo từng khung, mỗi khung gồm 40 x 64 bit cho màu xanh và 40 x 64 bit cho màu đỏ, lưu ở vùng nhớ có địa chỉ đầu là 2F0000H. Lưu đồ của quá trình xuất dữ liệu ra ma trận led dùng cho tám module với các mô hình thiết kế như trên được trình bày ở hình 4.

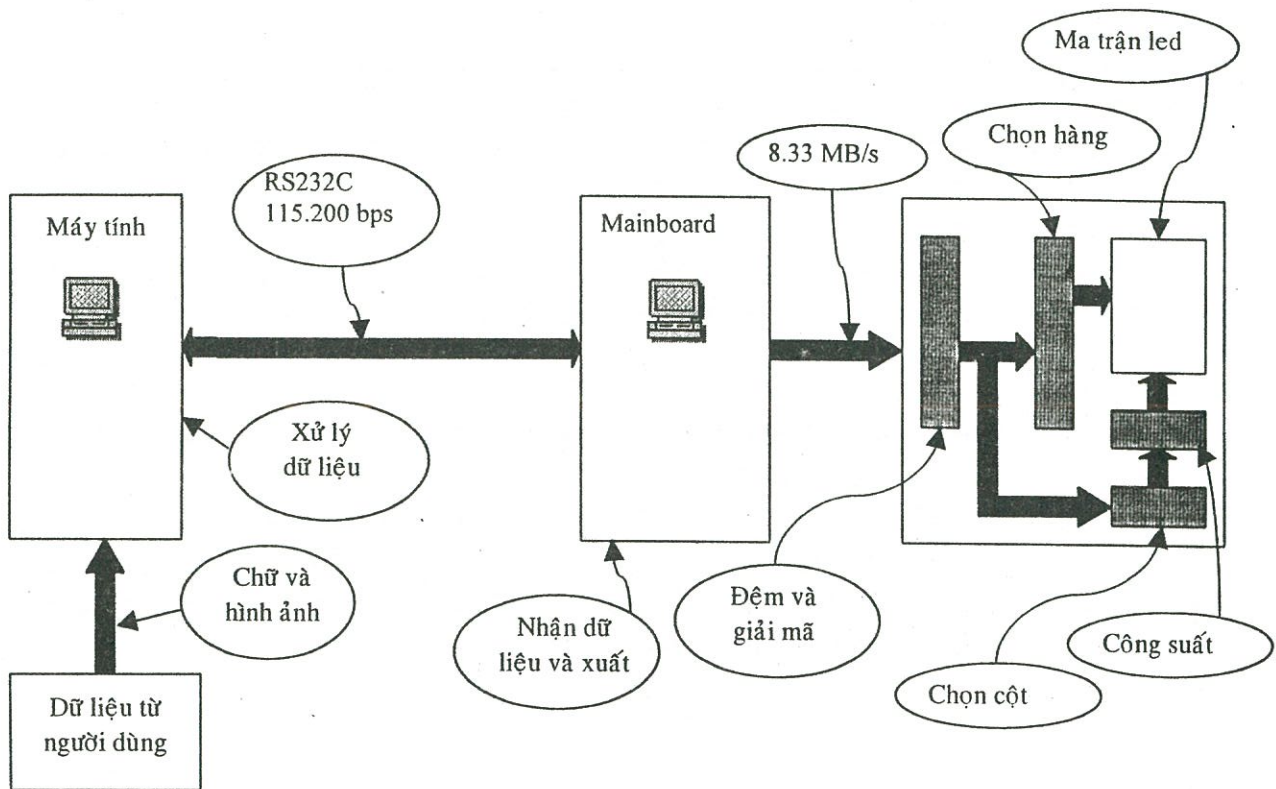
Hình 4. Lưu đồ của chương trình xuất dữ liệu hình ảnh ra ma trận led

#### 4. KẾT LUẬN

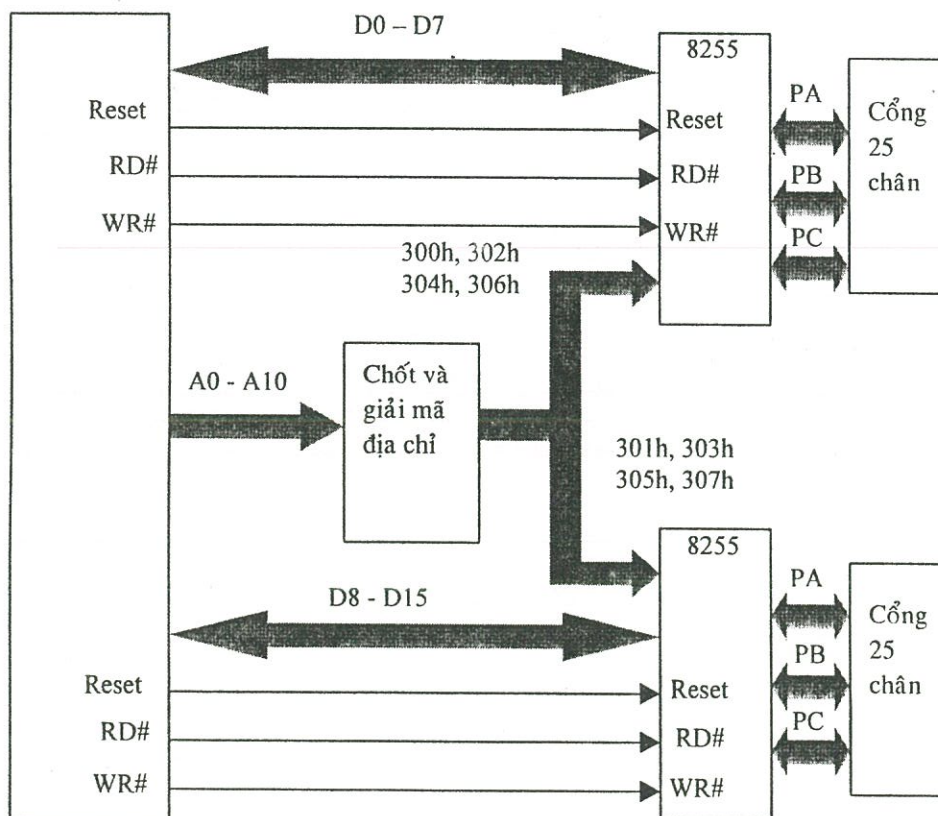
Những giải pháp nêu ra ở trên đã giải quyết được các vấn đề:

- Độ linh động cao trong việc nhập và xử lý dữ liệu.
- Quá trình dem và truyền xa được thực hiện khá hiệu quả, có thể kết hợp với một số phương pháp truyền thông khác như sóng điện từ, modem...
- Bộ nhớ lưu trữ lớn.
- Tốc độ xử lý và xuất dữ liệu ra ma trận led cao mà chi phí thiết kế thấp nhờ việc sử dụng mainboard chứa chương trình chạy trên ROM ở chế độ bảo vệ.
- Công suất cung cấp cho ma trận led thấp nhờ sự kết hợp giữa hai phương pháp quét lưu ảnh và chốt.
- Việc thiết kế theo dạng module đối với ma trận led và phần điều khiển thuận tiện cho việc thay thế, lắp ghép và sửa chữa.

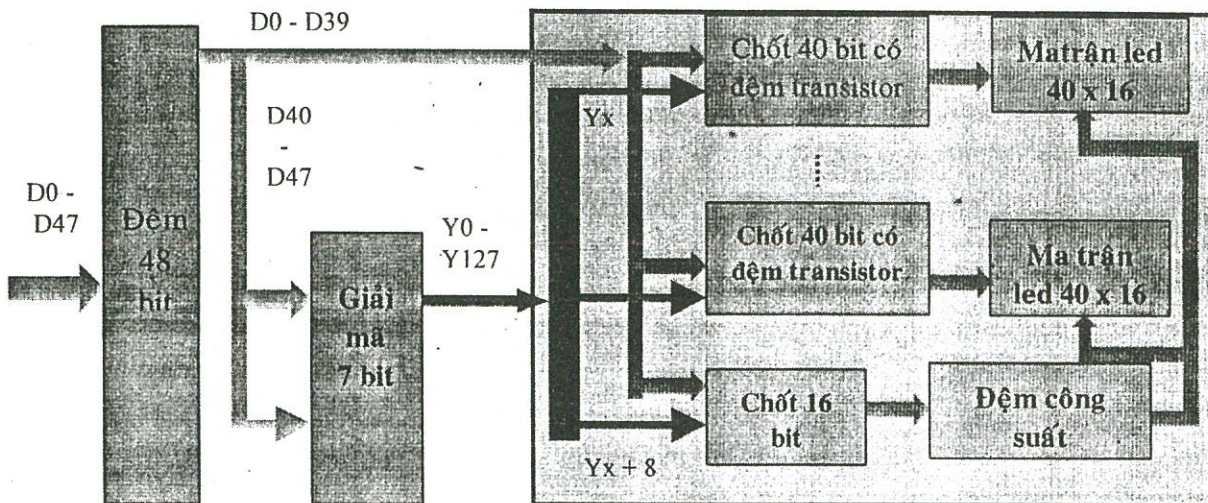
Trong những năm gần đây, xu hướng phát triển và ứng dụng các thiết bị có độ tích hợp cao, linh động và tốc độ chuyển mạch cao (như FPGA...) đang diễn ra khá nhanh chóng. Cùng với xu thế đó, các giải pháp thiết kế sẽ tiếp tục tập trung vào việc nghiên cứu và ứng dụng các linh kiện tốc độ cao để lợi dụng bus mở rộng PCI.



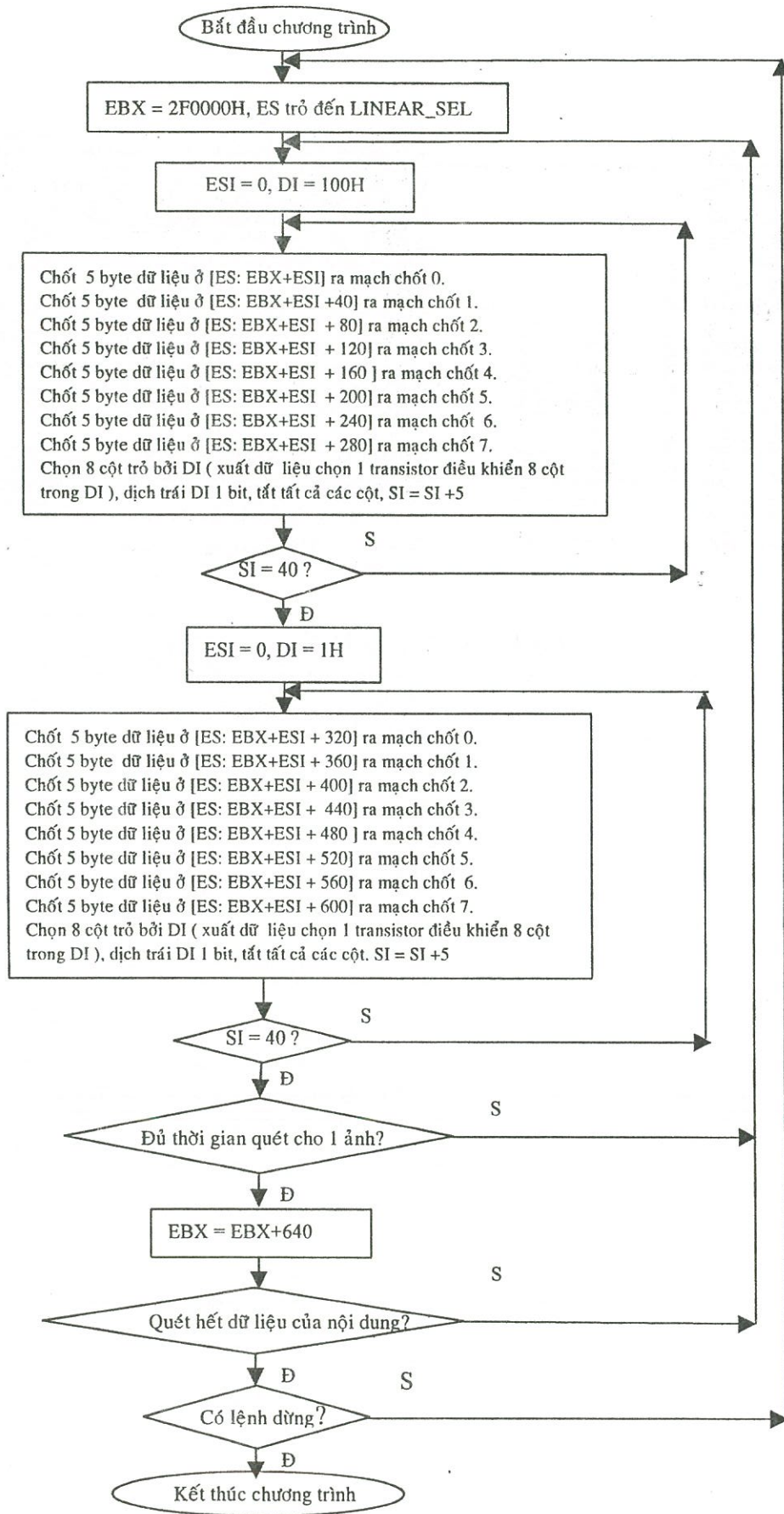
Hình 1: Mô hình thiết kế bảng hiển thị chữ và đồ họa.



Hình 2: Card giao tiếp với bus mở rộng ISA.



Hình 3: Sơ đồ điều khiển ma trận led.



Hình 4. Lưu đồ của chương trình xuất dữ liệu hình ảnh ra ma trận led.



## SOME SOLUTIONS FOR DESIGNING “DISPLAY PANELS FOR TEXT AND GRAPHIC USING LED MATRIX”

Nguyen Huu Phuong, Huynh Huu Thuan  
University of Natural Sciences – VNU-HCM  
(Received 4 December 2001)

**ABSTRACT:** This paper deals with some solutions for designing “display panels for text and graphic using led matrix” to increase flexibility, quality, size and decrease cost. Solutions include: processing and storing technique for data, data communication for long distance, programming method for attaining large memory and high processing speed, technique of data scanning for decreasing power and cost.

### TÀI LIỆU THAM KHẢO

- [1] Huỳnh Hữu Thuận, luận án thạc sĩ “Thiết kế bảng quang báo hiển thị chữ và đồ họa”, PGS.TS Nguyễn Hữu Phương hướng dẫn, Đại học Khoa học tự nhiên, 2001.
- [2] Tom Shanley and Don Anderson, PCI Sytem Architecture, Third Edition, Minshare, INC, 1997.
- [3] Edward Solary and George Wills, PCI Hardware And Software Second printing, Annabooks, 1994.
- [4] PCI Special Interest Group, PCI Local Bus Specification, Revision 2.2, 18/12/1998.
- [5] Xilinx Corporation, PCI DataBook, 5/1998.
- [6] Quick Logic Corporation, The 32 - bit QuickPCI Design Guide, Revision C, 3/2001.
- [7] Walter H. Buchsbaum, Microprocessors and IC families, Intel, 1993.
- [8] Intel Corporation, Intel Architecture Software Developer’s Manual Volume 3: System Programming, 1999.
- [9] PGS.TS. Nguyễn Hữu Phương, Mạch Số, Nhà Xuất Bản Thống Kê, 2001.
- [10] TS. Ngô Diên Tập, Đo Lường Và Điều Khiển Bằng Máy Tính, Nhà Xuất Bản Khoa Học Và Kỹ Thuật, 1997.