

Bù điện áp offset trong các vòng khóa pha của nghịch lưu nối lưới

- Trần Quang Thọ¹
- Trương Việt Anh¹
- Trào Văn Hoan¹
- Lê Minh Phương²

¹Trường Đại học Sư phạm Kỹ thuật Tp. HCM; thotq@hcmute.edu.vn

²Trường Đại học Bách khoa, ĐHQG-HCM; lmphuong@hcmut.edu.vn

(Bản nhận ngày 09 tháng 02 năm 2015, hoàn chỉnh sửa chữa ngày 10 tháng 10 năm 2015)

TÓM TẮT

Các bộ nghịch lưu nối lưới sử dụng vòng khóa pha dựa vào các tín hiệu trong hệ tọa độ đồng bộ SRF-PLL được sử dụng rất phổ biến. Nhiệm vụ của vòng khóa pha là xác định biên độ, tần số và góc pha của điện áp nguồn lưới. Chất lượng của dòng điện bơm vào nguồn lưới của nghịch lưu phụ thuộc nhiều vào việc dò chính xác các tham số này. Việc xuất hiện thành phần điện áp lệch một chiều (dc offset) của điện áp nguồn lưới có thể do phép đo hoặc do

quá trình biến đổi kiểu dữ liệu là tất yếu. Thành phần dc offset là một trong những nguyên nhân gây ra sai số trong việc ước lượng các tham số của điện áp lưới và làm cho dòng điện bơm vào lưới cũng có méo dạng sóng hài. Bài báo này đề nghị một kỹ thuật bù thành phần dc offset trong vòng khóa pha dựa vào bộ tích phân tổng quát bậc hai (SOGI). Các kết quả mô phỏng đã xác thực tính hiệu quả và bền vững của kỹ thuật đề nghị.

Từ khóa – bù điện áp lệch dc (dc offset); nguồn phát điện phân tán (DG); bộ phát tín hiệu trực giao (OSG); nghịch lưu nối lưới; độ méo hài toàn phần (THD); vòng khóa pha dựa vào hệ tọa độ đồng bộ (SRF-PLL).

1. ĐẶT VẤN ĐỀ

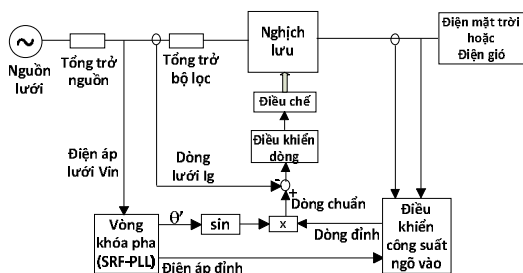
Các nguồn năng lượng tái tạo từ gió, mặt trời... được sử dụng ngày càng nhiều vì tính bền vững và thân thiện với môi trường trong khi tiềm năng vô cùng lớn. Do đó, các nguồn điện phân tán (DG) sử dụng năng lượng tái tạo cũng phổ biến trên lưới điện. Nhằm đáp ứng tiêu

chuẩn chất lượng điện năng [1]-[2] khi phát lên lưới, các bộ biến đổi năng lượng tái tạo cần phải xác định nhanh và chính xác các thông số biên độ, tần số, góc pha của điện áp lưới. Các thông số cốt lõi này dùng để vận hành đồng bộ các bộ biến đổi nối lưới. Phương pháp xác định các thông số này hiện nay chủ yếu bằng vòng khóa pha dựa vào hệ tọa độ đồng bộ (SRF-PLL) như

hình 1. Nếu các thông số này không chính xác thì các DG này lại là thành phần tác động tiêu cực đến chất lượng điện năng của hệ thống. Do đó, nhiệm vụ của PLL phải xác định nhanh và chính xác các tham số nguồn lưới trong vận hành bình thường cũng như khi có sự cố như: mất cân bằng, nhiễu sóng hài cao, lệch pha, suy giảm tần số nguồn lưới, sụt điện áp lưới do ngắn mạch... làm lệch offset [3]. Ngõ ra của PLL phải cung cấp các vector đơn vị $\sin\theta'$ như trong hình 1 dùng để phục vụ cho việc xác định dòng điện chuẩn muốn bơm vào lưới [4].

Sự xuất hiện thành phần offset có thể do sự lệch pha hay do quá trình biến đổi kiểu dữ liệu của tín hiệu điện áp ngõ vào ADC từ *uint* sang *int* hoặc do sự sai lệch của cảm biến... là điều thường gặp. Do đó, thành phần offset cũng sẽ xuất hiện ở ngõ ra θ' của PLL nên cũng sẽ xuất hiện trong các vector đơn vị $\sin\theta'$. Điều này dẫn đến dòng điện bơm vào lưới cũng sẽ tồn tại thành phần dc offset và có thể vượt quá tiêu chuẩn [2] cho phép là 0.5%.

Theo kết luận của [5], thành phần offset gây ra sai số tần số tương đối thấp nên khó lọc hết bằng bộ lọc thông thấp. Nếu thiết kế bộ lọc với dãy thông cực thấp thì sẽ lọc hết hoàn toàn thành phần dc offset, nhưng lại làm đáp ứng động chậm lại. Đây là điều bất lợi đối với phương pháp sử dụng bộ lọc thông thấp.

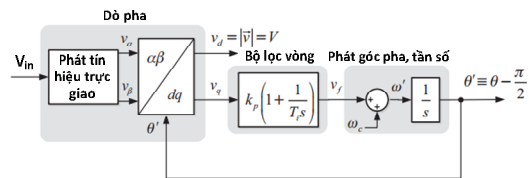


Hình 1: Nguyên lý nghịch lưu nối lưới 1 pha sử dụng hệ tọa độ đồng bộ dq

Có nhiều kỹ thuật [6]-[11] để phát tín hiệu trực giao (OSG) trong cấu trúc PLL ở hình 2 được công bố như:

- + Sử dụng khâu tạo trễ 1/4 chu kỳ
- + Biến đổi Hilbert
- + Biến đổi Park ngược

Trong đó V_{in} là điện áp lưới ngõ vào, θ' là góc pha ước lượng được. Tuy nhiên, các phương pháp này có nhiều nhược điểm như: phụ thuộc tần số, phức tạp trong tính toán, phi tuyến, khó lọc tín hiệu vào hiệu quả... Do đó, cần phải có sự nghiên cứu sâu thêm về PLL để khắc phục các nhược điểm trên.

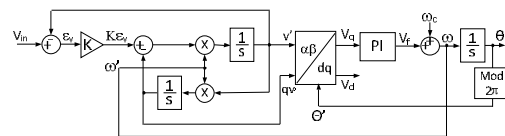


Hình 2: Cấu trúc tổng quát của SRF-PLL dùng OSG

2. KỸ THUẬT SOGI

Trong [12] đã sử dụng kỹ thuật SOGI mang tính tiêu biểu cho việc phát tín hiệu trực giao như hình 3. Với ngõ vào là điện áp V_{in} và ngõ ra là hai sóng sin của v' và qv' lệch pha nhau 90° . Thành phần v' có cùng biên độ và góc pha [13] với ngõ vào V_{in} . Cấu trúc của SOGI có hàm truyền được xác định theo (1).

$$G_{SOGI}(s) = \frac{\omega' s}{s^2 + \omega'^2} \quad (1)$$



Hình 3: Vòng khóa pha sử dụng kỹ thuật SOGI

Khi đó, hàm truyền vòng kín của v' và qv' như (2) và (3) tương ứng.

$$G_d(s) = \frac{v'}{v}(s) = \frac{K\omega's}{s^2 + K\omega's + \omega'^2} \quad (2)$$

$$G_q(s) = \frac{qv'}{v}(s) = \frac{K\omega'^2}{s^2 + K\omega's + \omega'^2} \quad (3)$$

$$V_{mag} = \sqrt{v'^2 + qv'^2} \quad (4)$$

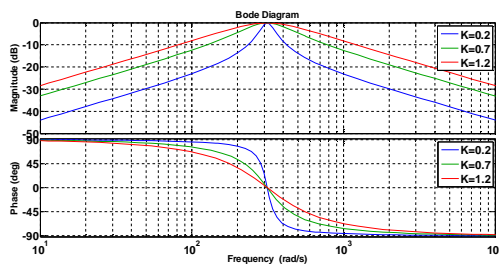
Trong đó, K là độ lợi ảnh hưởng đến dây băng thông của hệ thống SOGI, ω' là tần số cộng hưởng của SOGI. V_{mag} là biên độ đỉnh điện áp ước lượng được.

Đáp ứng gián đồ Bode của $G_d(s)$ với những giá trị khác nhau của độ lợi K như hình 4 và $G_q(s)$ như hình 5.

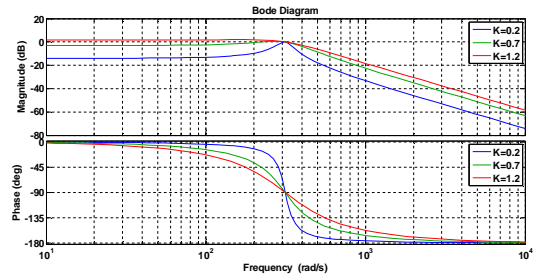
Ưu điểm của kỹ thuật SOGI là khi tần số nguồn lưới dao động thì tần số cộng hưởng sẽ được điều chỉnh thích nghi. Ngoài ra, sóng hài bậc cao của tín hiệu ngõ vào cũng bị lọc hoàn toàn.

Hình 4 cho thấy các thành phần ngoài tần số cộng hưởng đều được lọc hoàn toàn hay nói cách khác thành phần dc offset không ảnh hưởng đến v' .

Tuy nhiên, ở hình 5 lại cho thấy rằng, thành phần dc offset có ảnh hưởng trực tiếp đến qv' bởi vì hàm truyền của (3) không loại bỏ được tín hiệu tần số thấp.



Hình 4: Đáp ứng gián đồ Bode của $G_d(s)$



Hình 5: Đáp ứng gián đồ Bode của $G_q(s)$

3. KỸ THUẬT BÙ DC OFFSET

3.1. Kỹ thuật dùng bộ lọc thông thấp

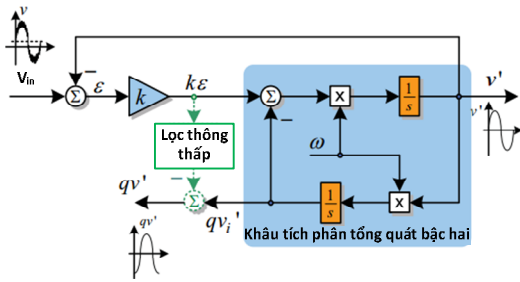
Phương pháp sử dụng khâu tích phân để xác định thành phần offset và một bộ điều khiển PI để bù thành phần này trong [14] thực chất là một bộ lọc thông thấp nên có đáp ứng chậm. Một kỹ thuật khác được đề xuất [15] như ở hình 6. Tuy nhiên, kỹ thuật loại bỏ offset này để khắc phục nhược điểm của SOGI cũng sử dụng bộ lọc thông thấp với tần số lọc cực thấp, chính điều này làm giảm đáp ứng động của PLL, làm nặng tính toán nên đòi hỏi phần cứng đắt tiền và không bền vững. Do đó, để loại bỏ offset và phải có đáp ứng động nhanh thì không thể chọn bộ lọc thông thấp được.

Từ phân tích ở trên cho thấy rằng, với kỹ thuật SOGI, thành phần offset chỉ còn tồn tại trong thành phần điện áp qv' . Do đó, chỉ cần xác định được offset của qv' và bù cho qv' thì sẽ khắc phục được vấn đề này.

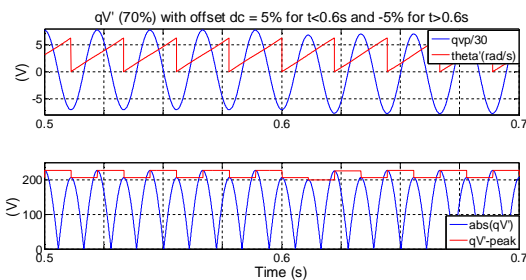
3.2. Bù điện áp offset dc đề nghị

Khi có điện áp offset ở điện áp ngõ vào V_{in} , thì dạng sóng của điện áp qv' trong kỹ thuật SOGI ở hình 7 cho thấy rằng khi lấy trị tuyệt đối của điện áp qv' thì dạng sóng sẽ xuất hiện các đỉnh điện áp cao thấp xen kẽ. Dựa vào các giá trị đỉnh này ta sẽ xác định được chính xác lượng offset bằng cách lấy trị tuyệt đối của một nửa hiệu số giữa hai giá trị đỉnh liên tiếp. Do hai

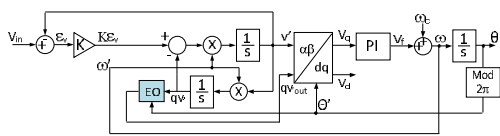
đỉnh liên tiếp này cách nhau nửa chu kỳ lưới, tức là chỉ 10ms là có thể xác định được giá trị offset.



Hình 6: Kỹ thuật SOGI cải tiến sử dụng bộ lọc thông thấp của [15]



Hình 7: Dạng sóng điện áp qv' khi có offset



Hình 8: Kỹ thuật bù offset đề xuất

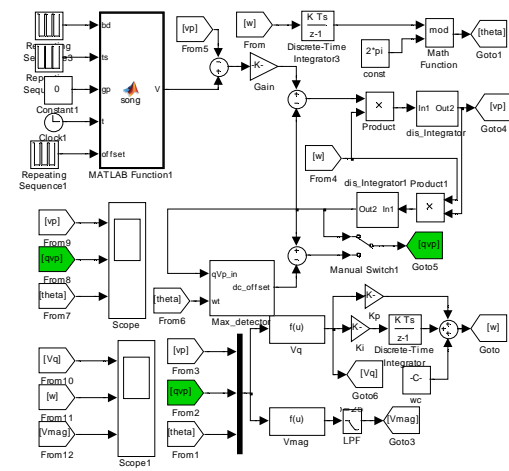
Để xác định dấu của điện áp offset này ta phải kết hợp với đại lượng θ' với θ' là góc pha sau khi lấy mode của 2π , rồi sau đó sẽ bù hay điều chỉnh cho điện áp qv' . Do đại lượng θ' có giá trị thay đổi từ 0 đến 2π , nên mỗi khi cập nhật điện áp offset tại đỉnh ở thời điểm có θ' ở lân cận π thì đó là đỉnh của bán kỳ dương. Và ngược lại, tại đỉnh ở thời điểm có θ' ở lân cận 0 hoặc 2π thì đó là đỉnh của bán kỳ âm. Từ đây xác định được dấu của điện áp offset.

Sơ đồ nguyên lý của kỹ thuật đề nghị được thể hiện ở hình 8. Trong đó, khối EO (Estimation of Offset) có chức năng nhận ngõ vào là điện áp qv' bị lệch offset và θ' . Sau khi xác định được điện áp offset thì thực hiện bù hay chỉnh lại qv' để qv'_{out} không còn offset ở ngõ ra của khối EO để đưa tới khối biến đổi sang dq.

4. KẾT QUẢ

Mô hình mô phỏng trên Matlab/Simulink được thể hiện ở hình 9 với tần số lấy mẫu là 10 kHz.

Kit DSP 32 bit TMS320F28335 và bộ chuyển đổi DAC 12 bit được dùng để kiểm tra tính khả thi khi nhúng xuống phần cứng của mô hình mô phỏng. Các dạng sóng khảo sát được đo bằng dao động ký (ĐĐK) Tektronix MSO-2024B như hình 10.



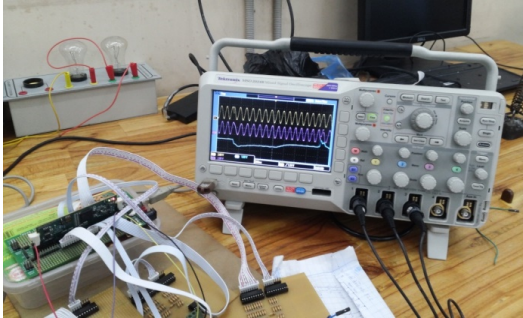
Hình 9: Sơ đồ mô phỏng trên Matlab/Simulink

4.1. Cài đặt thông số

Do ưu điểm của SOGI có thể lọc sóng hài bậc cao ở ngõ vào nên V_{in} cài đặt cho mô phỏng trong bài báo này không cần phải có sóng hài bậc cao.

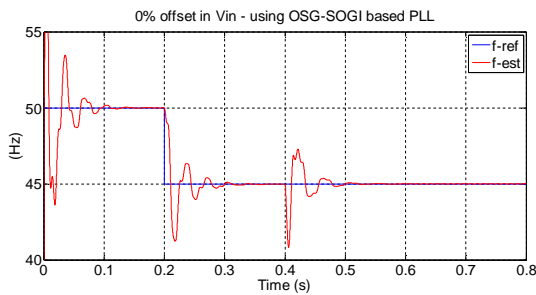
Tín hiệu điện áp ngõ vào V_{in} có tần số cài đặt thay đổi từ 50Hz xuống 45Hz tại thời điểm

$t=0.2s$, biên độ thay đổi từ định mức 311V xuống còn 70% định mức 217V tại thời điểm $t=0.4s$. Thành phần offset cài đặt bằng 5% trong khoảng $t < 0.6s$ và -5% trong khoảng $t > 0.6s$. Biên độ điện áp được lọc thông qua bộ lọc thông thấp với tần số cắt là 50Hz. Các hệ số được chọn $K=0.707$, $K_p=20$ và $K_i=61.69$.

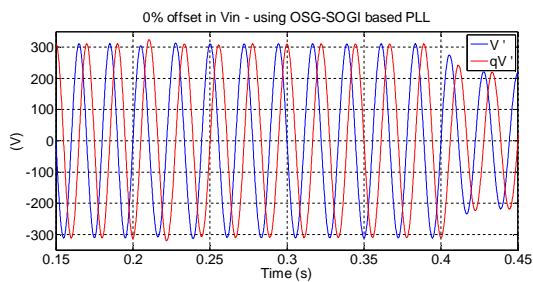


Hình 10: Mô hình đo bằng dao động ký

4.2. Kết quả mô phỏng



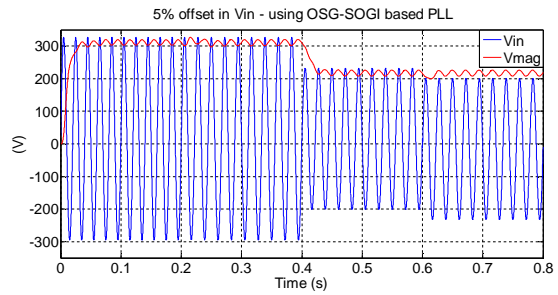
a)



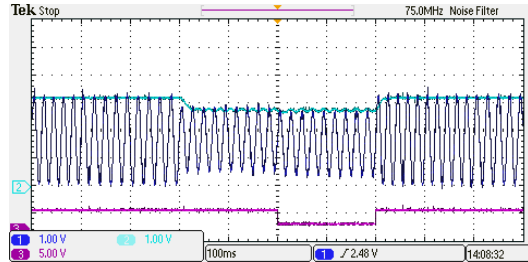
b)

Hình 11: Tần số, điện áp v' và qv' khi dùng SOGI

(Khi offset 0% a) Tần số; b) Điện áp v' và qv' trong khoảng 0.15s-0.45s)

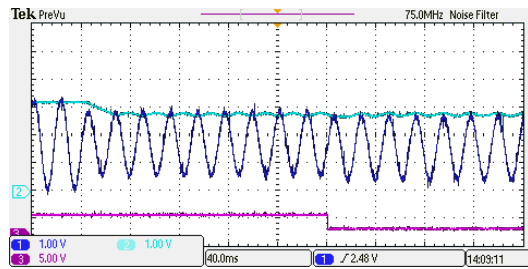


a)



b)

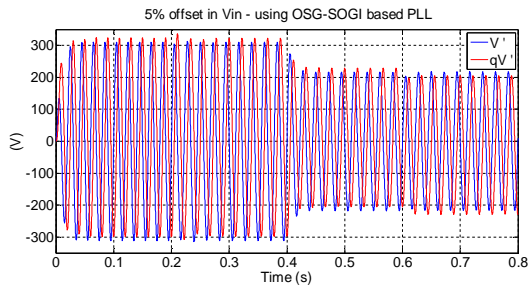
(Kênh 1: V_{in} ; Kênh 2: V_{mag} ; Kênh 3: Offset-ref)



c)

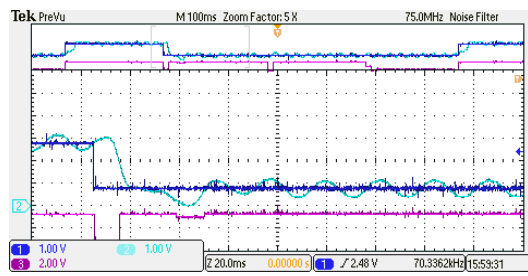
(Kênh 1: V_{in} ; Kênh 2: V_{mag} ; Kênh 3: Offset-ref)

Hình 12: Biên độ điện áp ước lượng được của SOGI
(Khi có offset 5%; a) Mô phỏng; b) Đo bằng DDK; c) Đo bằng DDK trong khoảng 0.4s-0.8s)

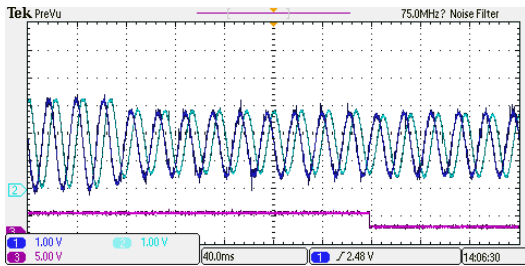


a)

(Kênh 1: f-ref; Kênh 2: f-est; Kênh 3: Offset-est)



c)



b)

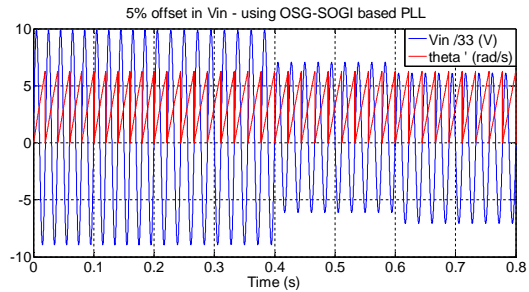
(Kênh 1: v'; Kênh 2: qv'; Kênh 3: Offset-ref)

(Kênh 1: f-ref; Kênh 2: f-est; Kênh 3: Offset-ref)

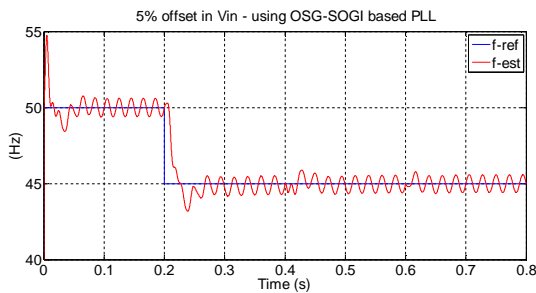
Hình 14: Tần số ước lượng được khi sử dụng SOGI

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK; c) Đo bằng ĐĐK trong khoảng 0.2s-0.6s)

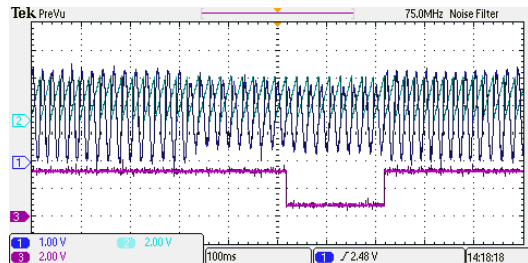
Hình 13: Điện áp v' và qv' khi sử dụng SOGI
(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK trong khoảng 0.4s-0.8s)



a)



a)

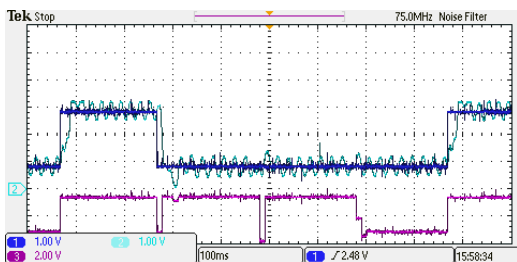


b)

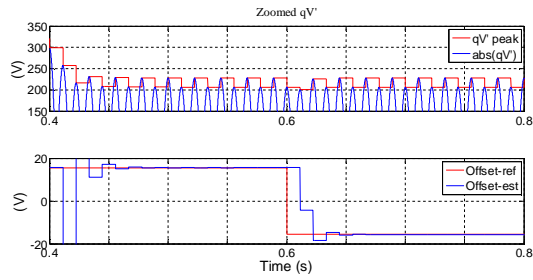
(Kênh 1: V_{in} ; Kênh 2: θ' ; Kênh 3: Offset-ref)

Hình 15: Điện áp V_{in} và θ' khi sử dụng SOGI

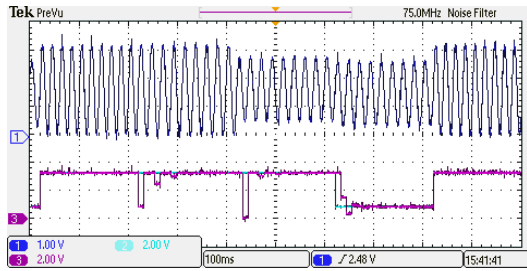
(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK)



b)

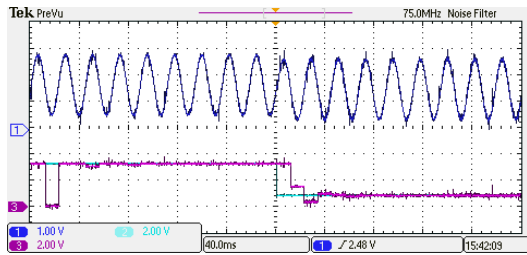


a)



b)

(Kênh 1: V_{in} ; Kênh 2: Offset-ref; Kênh 3: Offset-est)

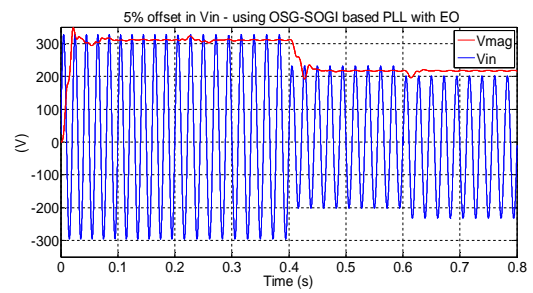


c)

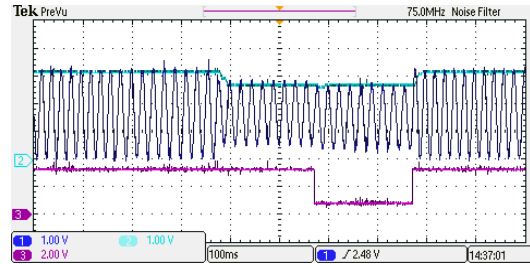
(Kênh 1: V_{in} ; Kênh 2: Offset-ref; Kênh 3: Offset-est)

Hình 16: Dạng sóng V_{in} và offset ước lượng SOGI-EO

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK; c) Đo bằng ĐĐK trong khoảng 0.4s-0.8s)

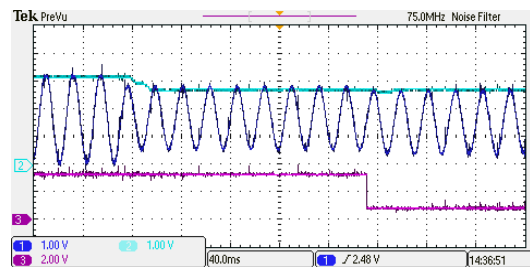


a)



b)

(Kênh 1: V_{in} ; Kênh 2: Vmag; Kênh 3: Offset-ref)

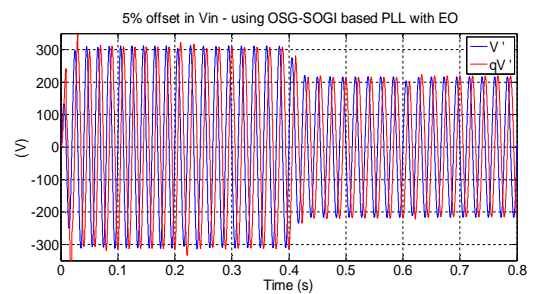


c)

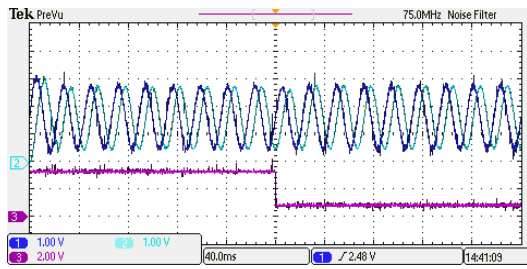
(Kênh 1: V_{in} ; Kênh 2: Vmag; Kênh 3: Offset-ref)

Hình 17: Biên độ điện áp khi có SOGI-EO

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK; c) Đo bằng ĐĐK trong khoảng 0.4s-0.8s)



a)

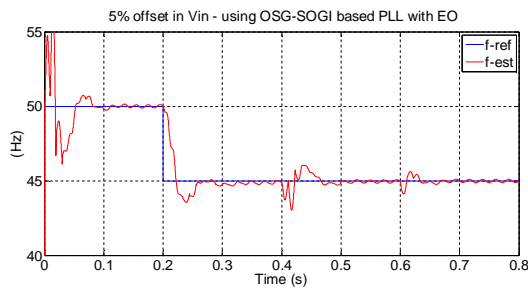


b)

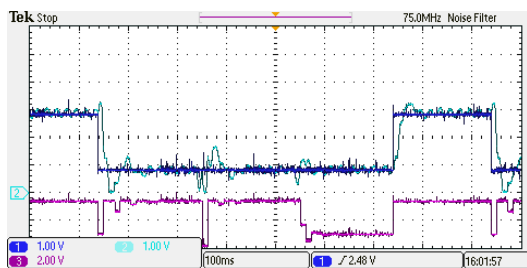
(Kênh 1: V_{in} ; Kênh 2: V_{mag} ; Kênh 3: Offset-ref)

Hình 18: Điện áp v' và qv' khi có SOGI-EO

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK trong khoảng 0.4s-0.8s)

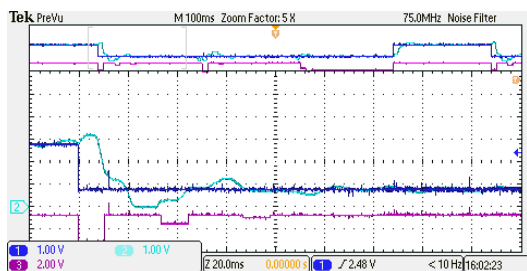


a)



b)

(Kênh 1: f_{-ref} ; Kênh 2: f_{-est} ; Kênh 3: Offset-est)

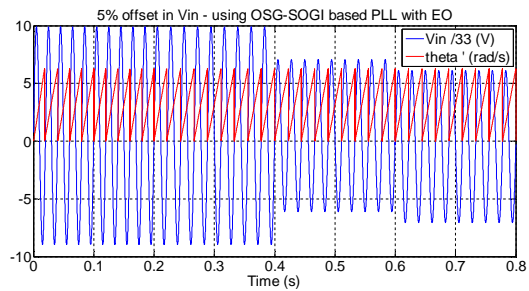


c)

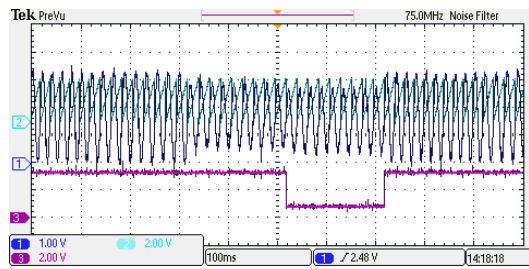
(Kênh 1: f_{-ref} ; Kênh 2: f_{-est} ; Kênh 3: Offset-est)

Hình 19: Tần số ước lượng khi có SOGI-EO

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK; c) Đo bằng ĐĐK trong khoảng 0.2s-0.6s)



a)



b)

(Kênh 1: V_{in} ; Kênh 2: θ' ; Kênh 3: Offset-ref)

Hình 20: Điện áp V_{in} và θ' khi có SOGI-EO

(Khi có offset 5%; a) Mô phỏng; b) Đo bằng ĐĐK)

5. NHẬN XÉT KẾT QUẢ

Kết quả mô phỏng và kiểm tra bằng dao động ký ở hình 12 đến hình 20 đã cho thấy tính hiệu quả của kỹ thuật đề xuất nhằm loại bỏ thành phần dc offset cho điện áp qv' để nâng cao chất lượng tần số, biên độ và góc pha ước lượng của điện áp nguồn lưới của vòng khóa pha.

5.1. Kết quả của SOGI

Kết quả ở hình 11 cho thấy khi không có thành phần offset dc thì kỹ thuật SOGI cho kết quả tốt về đáp ứng động cũng như độ chính xác của tần số ước lượng được bởi vì điện áp v' và qv' không bị lệch offset.

Tuy nhiên, kết quả ở hình 12 đến hình 15 lại cho thấy rằng khi có thành phần dc offset ở

ngõ vào thì kỹ thuật SOGI lại không ước lượng chính xác được tần số cũng như góc pha. Biên độ điện áp ở hình 12 dao động từ 300V đến 325V, tức là dao động 25V (trong khoảng 0-0.4s). Bởi vì thành phần offset dc vẫn còn tồn tại trong điện áp q_v' như hình 13, mặc dù v' không còn offset. Chính điều này đã làm cho việc ước lượng các đại lượng bị sai số đáng kể. Độ dao động tần số ở hình 14 là 2Hz, do các bộ phát tín hiệu trực giao rất nhạy với điện áp offset dc [10], [16]. Độ dao động này vượt quá giới hạn cho phép trong tiêu chuẩn [1] và [2], mặc dù thời gian xác lập nhỏ hơn 100ms. Điều này làm cho góc pha θ' ở hình 15 không chính xác nên sẽ gây sóng hài đáng kể cho các đại lượng sin và cosin đơn vị dùng để đồng bộ dòng phát lên lưới.

5.2. Kết quả của kỹ thuật đề xuất SOGI-EO

Trong khi đó, kết quả của kỹ thuật đề xuất ở hình 16 cho thấy việc ước lượng chính xác thành phần offset trong nửa chu kỳ cơ bản. Thành phần này dùng để bù offset trong điện áp q_v' của PLL. Vì vậy, biên độ điện áp ước lượng được của kỹ thuật đề xuất ở hình 17 cho thấy độ chính xác cao với độ dao động rất thấp từ 310V đến 312V, tức là dao động 2V (trong khoảng 0-0.4s). Thành phần v' và q_v' ở hình 18 cho thấy hoàn toàn không còn offset, nên tần số ước lượng được ở hình 19 khá chính xác với độ dao động 0.2Hz, trong khi thời gian xác lập vẫn nhỏ hơn 100ms. Mặt khác độ vọt lố tần số ước lượng

được ở hình 19 là 2.5Hz tức là 5%. Điều này tạo cho tín hiệu θ' ở hình 20 được sạch hơn, nên làm cho các đơn vị sine và cosine sạch hơn. Từ đó góp phần nâng cao chất lượng điện năng phát lên lưới.

6. KẾT LUẬN

Bài báo này đã trình bày vai trò, chức năng cũng như tính cần thiết của SRF-PLL trong các bộ biến đổi năng lượng tái tạo như gió, mặt trời...

Bài báo này cũng đã phân tích nhược điểm của SRF-PLL sử dụng kỹ thuật SOGI khi có thành phần dc offset ở điện áp ngõ vào. Trên cơ sở đó, đã đề xuất một kỹ thuật cải tiến để ước lượng thành phần dc offset nhằm xác định nhanh và chính xác thành phần này chỉ trong nửa chu kỳ lưới vì không sử dụng bộ lọc thông thấp.

Tính hiệu quả của PLL của kỹ thuật đề xuất SOGI-EO đã được thể hiện bằng kết quả mô phỏng trên Matlab/Simulink. Kết quả kiểm tra đo bằng dao động ký cũng được kiểm chứng và cho thấy sai số xác lập của tần số, góc pha và biên độ điện áp trong PLL của kỹ thuật đề nghị thấp hơn rất nhiều so với kỹ thuật SOGI và nằm trong giới hạn cho phép của tiêu chuẩn.

Xác nhận: Nghiên cứu này được tài trợ bởi Đại học Quốc gia Thành phố Hồ Chí Minh (ĐHQG-HCM) trong khuôn khổ đề tài mã số B2014-20-06”.

Compensation of offset for SRF-PLL in grid-connected inverters

- Tran Quang Tho¹
- Truong Viet Anh¹
- Trao Van Hoan¹
- Le Minh Phuong²

¹Ho Chi Minh city University of Technology and Education

²Ho Chi Minh city University of Technology, VNU-HCM

ABSTRACT

The grid-connected inverters that use synchronous reference frame based phase-locked loop SRF-PLL are applied very popular. The function of SRF-PLLs is fast and accurate estimation of frequency, phase angle, and magnitude of grid voltage. The power quality of the current injected into the grid depends on these estimated parameters. The measurements or processes of data conversion can typically introduce the dc offset in the measured grid

voltage. The dc offset is one of the reasons for causing errors for the estimated parameters of the grid voltage and causes injected current with harmonic distortions. This paper proposes a technique of dc offset compensation for SRF-PLL based on the Second Order Generalized Integrator (SOGI). The simulation results validated the performance and robustness of the proposed technique.

Key words - DC offset compensation; distributed generation (DG); orthogonal signal generator (OSG); grid-connected inverters; total harmonic distortion (THD); synchronous reference frame based phase-locked loop (SRF-PLL).

TÀI LIỆU THAM KHẢO

- [1]. IEEE Recommended Practice for Utility Interface of Photovoltaic (PV) Systems, IEEE Standard 929, 2000.
- [2]. IEEE Application Guide for IEEE Std 1547™, IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems, 2009.
- [3]. Remus Teodorescu and F. Blaabjerg, "Flexible control of small wind turbines with grid failure detection operating in stand-alone and grid-connected mode," *IEEE Trans. Power Electronics*, vol. 19, no. 5, pp. 1323-1332, Sept 2004.

- [4]. Remus Teodorescu, Marco Liserre, and Pedro. Rodríguez, *Grid Converters for Photovoltaic and Wind Power Systems*, John Wiley & Sons, 2011.
- [5]. S.-K. Chung, "Phase-locked loop for grid-connected three-phase power conversion systems", *Electric Power Applications - IEE Proceedings*, vol. 147, Issue 3, 2000, pp. 213 – 219.
- [6]. L.N. Arruda, S.M. Silva, B.J.C.Filho, "PLL structures for utility connected systems", *IEEE Industry Applications Conference IAS*, 2001, vol. 4, pp. 2655 – 2660.
- [7]. N. Saitou, M. Matsui, and T. Shimizu, "A Control Strategy of Single-phase Active Filter using a Novel d-q Transformation", *IEEE Industry Applications Society IAS*, 2003, pp. 1222-1227.
- [8]. S.M. Silva, B.M. Lopes, B.J.C. Filho, R.P. Campana, "Performance evaluation of PLL algorithms for singlephase grid-connected systems", *IEEE Industry Applications Conference*, 2004, vol.4, pp. 2259 - 2263.
- [9]. S.M. Silva, L.N. Arruda, and B.J.C. Filho, "Wide Bandwidth Single and Three-Phase PLL Structures for Utility Connected Systems", *9th. European Conference on Power Electronics and Applications EPE*, 2001, pp. 1660-1663.
- [10]. M. Ciobotaru, R. Teodorescu, F. Blaabjerg, "Improved PLL structures for single-phase grid inverters", *Proc. of PELINCEC'05*, 6 pages, paper ID 106.
- [11]. M. Ciobotaru, R. Teodorescu, F. Blaabjerg, "Control of single-stage single-phase PV inverter", *Proc. of EPE'05*, ISBN : 90-75815-08-5.
- [12]. M. Ciobotaru, R. Teodorescu and F. Blaabjerg, "A new single-phase PLL structure based on second order generalized integrator", in *Record of IEEE PESC 2006*, Jeju, Korea, p. 1511-1516.B.
- [13]. Burger and A. Engler, "Fast signal conditioning in single phase systems" – *Proc. of European Conference on Power Electronics and Applications*, 2001.
- [14]. Seon-Hwan Hwang; Liming Liu; Hui Li; Jang-Mok Kim, "DC Offset Error Compensation for Synchronous Reference Frame PLL in Single-Phase Grid Connected Converters," *Power Electronics, IEEE Transactions on*, vol.27, no.8, pp.3467,3471, Aug. 2012.
- [15]. Mihai Ciobotaru, Remus Teodorescu, and Vassilios G Agelidis, "Offset rejection for PLL based synchronization in grid-connected converters," *23th Annual IEEE-Applied Power Electronics Conference and Exposition, APEC 2008.*, pp. 1611-1617.
- [16]. X. Yuan, W. Merk, H. Stemmler and J. Allmeling, "Stationary-Frame Generalized Integrators for Current Control of Active Power Filters with Zero Steady-State Error for Current Harmonics of Concern Under Unbalanced and Distorted Operating Conditions" *IEEE Trans. on Ind. App.*, Vol. 38, No. 2, 2002, pp. 523 – 532.