

NGHIÊN CỨU CHẾ TẠO MÁY PHÁT XUNG NGẪU NHIÊN SỬ DỤNG LINH KIỆN LÔGIC LẬP TRÌNH MAX7064S

Đinh Sỹ Hiền, Bùi An Đông, Đặng Văn Phiên

Khoa Vật lý, Trường Đại học Khoa học Tự nhiên, ĐHQG Tp. HCM

(Bài nhận ngày 27 tháng 7 năm 2004, hoàn chỉnh sửa chữa ngày 29 tháng 12 năm 2004)

TÓM TẮT: Bài báo này mô tả nguyên tắc hoạt động và đặc trưng của máy phát xung ngẫu nhiên trên cơ sở linh kiện logic lập trình MAX7064S. Do được chế tạo bằng chip lập trình nên dụng cụ gọn nhẹ và tiêu tốn công suất thấp.

Công trình này được thực hiện tại Bộ môn Điện tử - Viễn thông, Khoa Vật lý, Trường Đại học Khoa học Tự nhiên, ĐHQG-HCM.

Công trình được thực hiện trong khuôn khổ của đề tài nghiên cứu trọng điểm ĐHQG-HCM, No B2003-18-27TD.

I. MỞ ĐẦU

Máy phát xung có phân bố ngẫu nhiên được sử dụng khá rộng rãi để kiểm tra các dụng cụ và linh kiện điện tử [1, 2, 3, 4]. Có hai phương pháp tạo xung ngẫu nhiên là phương pháp tương tự [1, 4] và phương pháp số [2, 3]. Để có được xung ngẫu nhiên bằng phương pháp tương tự người ta sử dụng các linh kiện điện tử như trở, diôt, transistor làm nguồn phát tạp âm sau đó khuếch đại và điều khiển để có tần số phát xác định. Phương pháp số sử dụng các bộ ghi dịch có phản hồi để tạo nên xung ngẫu nhiên từ xung tuần hoàn. Người ta nhận thấy rằng tồn tại sự tuần hoàn trong các máy phát xung ngẫu nhiên bằng phương pháp số. Nếu gọi n là số bộ ghi dịch thì cứ sau $(2^n - 1)$ sự kiện thì phân bố được lặp lại. Thí dụ với $n = 41$ thì sau 299902325551 sự kiện, phân bố lặp lại. Phương pháp số có ưu điểm là sử dụng các linh kiện số chuẩn nên đơn giản và hoạt động tin cậy hơn so với phương pháp tương tự.

Mục đích của công trình này là sử dụng linh kiện logic lập trình MAX7064S nhằm chế tạo máy phát xung ngẫu nhiên bằng phương pháp số để sử dụng trong các phòng thí nghiệm điện tử - viễn thông.

II. NGUYÊN TẮC HOẠT ĐỘNG

1. Mô tả tổng quát họ linh kiện MAX7000 [5, 6, 7]

Họ MAX7000 là PLD mật độ cao, đặc trưng cao dựa trên kiến trúc MAX thế hệ thứ hai của Altera. Được sản xuất với công nghệ CMOS tiên tiến, họ MAX7000 dựa trên EEPROM, cung cấp 600 tới 5000 cổng có thể sử dụng được, lập trình trong hệ thống (ISP), sự trì hoãn từ chân này tới chân kia là 5ns và tốc độ đếm lên tới 178,6 MHz.

Những linh kiện MAX7000 có thể lập trình ngay trên hệ thống được gọi là họ MAX7000S, bao gồm những linh kiện như: EPM7032S, EPM7064S, EPM7128S, EPM7160S, EPM7192S và EPM7256S. Linh kiện MAX7000S (EPM7064S44-7) có số cổng cực đại là 1250 với 64 tế bào vi mô.

Kiến trúc MAX7000 hỗ trợ 100% mô phỏng TTL và tích hợp mật độ cao các chức năng của SSI, MSI, và LSI. Nó tích hợp dễ dàng nhiều linh kiện trong phạm vi từ PAL, GAL và 22V10 tới các linh kiện FPGA. Với tốc độ, mật độ và tài nguyên vào/ra có thể so sánh với mảng cổng mặt nạ thông thường, những linh kiện MAX7000 là một sự thay thế lý tưởng đối với những mảng cổng. Những linh kiện họ MAX7000 có nhiều kiểu đóng gói, gồm PLCC, PGA, PQFP, RQFP, và TQFP.

Những linh kiện MAX7000 dùng các tế bào CMOS EEPROM để hiện thực các hàm logic. Kiến trúc MAX7000 kèm theo nhiều loại hàm logic nối tiếp và kết hợp độc lập. Những linh kiện này có thể được lập trình và xóa lên tới 100 lần.

Những linh kiện MAX7000 có từ 32 tới 256 tế bào vi mô được kết hợp thành những nhóm với 16 tế bào vi mô, được gọi là khối mảng logic (LAB). Mỗi tế bào vi mô có một mảng AND lập trình được, cổng OR cố định và một bộ ghi có thể cấu hình với các chức năng đồng hồ, cho phép, xóa và định sẵn

lập trình độc lập. Để tạo nên các hàm logic phức tạp, mỗi tế bào vĩ mô có thể được bổ sung cả hai hàm tích mở rộng có thể chia sẻ được và song song tốc độ cao cung cấp lên tới 32 hàm tích trên một tế bào vĩ mô.

Họ MAX7000 cung cấp sự tối ưu về tốc độ hoặc công suất lập trình. Những phần tốc độ tới hạn của một thiết kế có thể hoạt động ở tốc độ cao hoặc công suất toàn phần, trong khi những phần còn lại giảm tốc độ hoặc công suất thấp. Sự tối ưu những tính năng về tốc độ hoặc công suất cho phép nhà thiết kế định cấu hình cho một hoặc nhiều hơn số tế bào vĩ mô để vận hành ở công suất 50% hoặc thấp hơn, trong khi đó chỉ thêm vào một khoảng thời gian trì hoãn nhỏ. Bộ điều khiển lối ra của tất cả những linh kiện MAX7000 (ngoại trừ những linh kiện có 44 chân) có thể được thiết lập cho cả hai thế làm việc 3,3V hay 5,0V. Những linh kiện MAX7000 cũng cho phép sử dụng trong các hệ thống có nhiều mức điện áp.

Họ linh kiện MAX7000 được hỗ trợ bằng hệ thống phát triển phần mềm MAX+PLUS II của Altera.

Họ linh kiện MAX7000 có thể được lập trình nhờ khối lập trình chủ (MPU) hoặc bằng cáp tải nối tiếp BitBlaster hoặc cáp tải song song ByteBlaster cho lập trình ISP.

2. Mô tả máy phát xung ngẫu nhiên

Về thực chất máy phát xung ngẫu nhiên có hai chức năng chính: thứ nhất tạo ra xung có phân bố ngẫu nhiên và thứ hai đếm các xung ngẫu nhiên, tuần hoàn của máy phát và có thể làm việc như một máy đếm độc lập để đếm các xung ngoài. Sơ đồ khối của máy phát xung ngẫu nhiên được trình bày trên hình 1. Máy phát xung bao gồm: mạch phát xung đồng hồ; mạch phát xung ngẫu nhiên, thì kế; mạch đếm; mạch chỉ thị LED bảy đoạn và mạch điều khiển khởi phát – dừng đếm (START-STOP). Mạch điều khiển START-STOP điều khiển khởi phát và dừng đếm bằng tay. Mạch thì kế có chức năng tạo xung điều khiển; tạo xung đồng hồ cho mạch tạo xung ngẫu nhiên và định thời gian đếm. Mạch tạo xung ngẫu nhiên tạo ra các xung có phân bố ngẫu nhiên từ các xung tuần hoàn. Mạch đếm có thể đếm xung theo thời gian định trước của thì kế; đếm xung do bản thân máy phát xung ngẫu nhiên tạo ra và đếm xung ngoài. Mạch giải mã và hiển thị LED bảy đoạn giải mã các xung từ mạch đếm và chỉ thị số đếm trên sáu LED bảy đoạn với dung lượng ($10^6 - 1$). Mạch biến đổi AC-DC biến đổi thế xoay chiều 220 V thành các thế một chiều V_{CC} (+5 V) cung cấp cho toàn máy.

Mạch START/STOP

Sơ đồ nguyên lý của mạch START/STOP được trình bày trên hình 2.

Khi tín hiệu START được kích hoạt, tín hiệu CLR xóa bộ đếm và lối ra Q của flip-flop, IC 30 nâng lên mức cao, cho phép xung cần đếm đi vào bộ đếm (E_Counter).

Khi tín hiệu STOP hoặc thời gian đếm kết thúc xuất hiện sẽ xóa Q của flip-flop IC 30 xuống mức thấp, không cho phép tín hiệu vào bộ đếm.

Mạch START/STOP còn báo bộ đếm tràn, nhờ tín hiệu OVF_Counter lấy từ bộ đếm. Khi bộ đếm bị tràn, tín hiệu OVF khởi phát flip-flop, IC27 chuyển lối ra Q lên mức cao dẫn tới LED OVF sáng.

Mạch thì kế

Sơ đồ nguyên lý của mạch thì kế được trình bày trên hình 3. Thực chất đây là bộ chia tần số. Từ IC phát xung tuần hoàn 10 MHz bộ chia tần số có nhiệm vụ tạo dãy xung có tần số thấp hơn thông qua các IC tương đương 74390 là hai bộ đếm thập phân độc lập.

Với cách nối QA hồi tiếp về CLKB, QD nối với CLKA của mạch đếm kế tiếp, ta chia tần số 100 lần.

Theo cách mắc mạch như hình 3 ta tạo được xung tuần hoàn với dải tần số: 1 MHz, 100 kHz, 10 kHz, 1 kHz, 100 Hz, 50 Hz, 5 Hz, 0.5 Hz, 0.05 Hz.

Riêng tín hiệu CLR được nối chung với nhau và nhận xung từ bộ điều khiển START/STOP

Bộ chia tần số, ngoài nhiệm vụ chia tần số nó còn đảm nhận cả việc định thời gian cho bộ đếm.

Mạch tạo xung ngẫu nhiên

Sơ đồ nguyên lý của mạch tạo xung ngẫu nhiên được trình bày trên hình 4. Mạch tạo xung ngẫu nhiên bao gồm 06 bộ ghi dịch 8-bit tương đương 74164 mắc nối tiếp nhau. Lối ra QC của bộ ghi dịch đầu và lối ra QA của bộ ghi dịch cuối được nối tới lối vào cổng XOR còn lối ra cổng XOR (IC13) nối tới lối vào AB của IC1 tạo nên mạch liên kết ngược. Quy tắc nối liên kết ngược được trình bày trong bảng 1. Thí dụ: Một thanh ghi dịch hồi tiếp có 7 bit và bit thứ nhất, bit thứ bảy hồi tiếp về lối vào của bit thứ nhất thông qua cổng XOR, sẽ tạo được xung ngẫu nhiên có 127 trạng thái khác nhau. Tương tự, nếu có 41 môđun –2 được mắc nối tiếp với nhau thì bit thứ 3 và 41 (hoặc bit thứ 20 với 41) được hồi tiếp để tạo ra chuỗi xung ngẫu nhiên có $2^{41} - 1$ trạng thái. Ở đây trường hợp 41-bit được sử dụng. Sơ đồ hình 4 trình bày cách tạo mạch phát xung ngẫu nhiên với $2^{41} - 1$ trạng thái.

Bảng 1. Độ dài cực đại khi sử dụng các bộ ghi dịch

BẬC (n)	CÁC BẬC NỐI LIÊN KẾT NGƯỢC	ĐỘ DÀI LIÊN TIẾP ($2^n - 1$)
7	1,7 hoặc 3,7	127
9	4,9	511
10	3,10	1.023
11	2,11	2.047
15	1,15 hoặc 4,15 hoặc 7,15	32.767
17	3,17	131.071
18	7,10	282.143
20	3,20	1.048.575
21	2,21	2.097.151
22	1,22	4.194.303
23	5,23 hoặc 9,23	8.388.607
25	3,25 hoặc 7,25	33.554.431
28	3,28 hoặc 9,28 hoặc 13,28	268.435.455
29	2,29	536.370.911
31	3,31 hoặc 7,31 hoặc 13,31	2.147.403.647
33	13,33	8.589.934.591
35	1,35	34.359.738.367
36	11,36	68.719.476.735
39	4,39 hoặc 8,39 hoặc 14,39	549.755.813.887
41	3,41 hoặc 20,41	2.199.023.255.551

Mạch đếm

Sơ đồ nguyên lý của mạch đếm với dung lượng ($10^6 - 1$) được trình bày trên hình 5. Tương tự như bộ chia tần số cả về cấu tạo lẫn cách hoạt động nhưng ở bộ phận đếm ta chỉ dùng cách đếm thập phân. Trong hệ thống này, có 6 bộ đếm thập phân mắc nối tiếp nhau, tức ta có thể đếm từ 0 cho đến 999999 (tức $10^6 - 1$).

Tín hiệu cần đếm được đưa tới lối vào của bộ đếm thập phân thứ nhất (hàng đơn vị), bộ đếm này thực hiện đếm từ 0 đến 9, xung thứ 10 sẽ kích hoạt bộ đếm thứ hai (hàng chục). Bộ đếm thứ nhất trở về 0 và tiếp tục đếm cho đến 9 và kích hoạt bộ đếm thứ hai lần nữa. Cứ như vậy, bộ đếm thứ hai cũng đếm từ 0 đến 9 và lại cung cấp xung đếm cho bộ đếm kế tiếp. Nội dung đếm được đưa qua bộ giải mã và hiển thị trên LED 7 đoạn.

Tín hiệu CLR cũng được cung cấp từ mạch START/STOP cho mỗi lần đếm.

Mạch giải mã động

Mạch giải mã được trình bày trên hình 6. Do sử dụng cơ chế quét LED tức là chỉ có một LED hiển thị cho bộ đếm tương ứng, nên phải dùng IC chức năng tương đương 74244. Tín hiệu sau IC tương đương 74244 được đưa qua IC giải mã thập phân tương đương 7447 ra LED 7 đoạn.

Ngoài ra, mạch giải mã còn đảm nhiệm việc quét LED. Để tránh hiện tượng nhấp nháy của LED, ta phải cho mỗi LED sáng trên 24 lần trong 1 giây. Bộ hiển thị có 6 LED tức ta phải quét trên 144 Hz, với tần số này mắt ta cảm thấy LED sáng liên tục. Hai IC tương đương 7490, 7442 đảm nhiệm việc quét LED.

Mạch hiển thị

Sơ đồ nguyên lý của mạch hiển thị được trình bày trên hình 7. Mạch hiển thị gồm sáu LED bảy đoạn loại anốt chung. Các transistor từ Q₁ đến Q₆ có nhiệm vụ điều khiển LED hiển thị nhờ mạch quét LED, kết hợp với dữ liệu từ IC giải mã 7447 và khuếch đại dòng cung cấp cho LED.

Cơ chế quét LED rất hữu ích do tiết kiệm được IC trong thiết kế, hạn chế đáng kể dòng tiêu thụ. Mỗi LED 7 đoạn (hiển thị số 8) tiêu thụ khoảng 105mA, nếu cả 6 LED cùng sáng thì dòng cần cung cấp cho bộ phận chỉ thị là 630 mA. Nhưng với cơ chế quét LED ta chỉ cần cung cấp 105 mA.

Bản mạch sử dụng hai IC chủ EPM7064S44-7 tích hợp phần lớn các mạch như điều khiển START/STOP; chia tần số; phát xung ngẫu nhiên vào U1 và mạch đếm, giải mã và quét LED vào U2.

Nguồn nuôi

Nguồn nuôi của toàn bộ hệ thống được trình bày trên hình 8. Thực chất nguồn nuôi là bộ biến đổi AC – DC, biến điện thế xoay chiều 220 V thành thế một chiều + 5 V sử dụng mạch chỉnh lưu hai nửa chu kỳ và mạch ổn thế 7805.

Kết quả thực nghiệm

Hình 9 trình bày phân bố mật độ xác suất của xung ra máy phát ngẫu nhiên nhận được nhờ máy phân tích phổ tín hiệu số. Nếu ta gọi p(x) là hàm mật độ xác suất tương ứng với trục tung và trục hoành x là hàm của độ lệch chuẩn σ quanh giá trị trung bình μ. Đối với μ = 0, σ là mức RMS. Biểu thức của đường cong này được cho bằng:

$$p(x) = \frac{1}{\sigma\sqrt{2\pi}} \exp\left\{-\frac{1}{2} \frac{(x - \mu)^2}{\sigma^2}\right\}$$

Hình 10 trình bày phổ theo tần số của máy phát xung ngẫu nhiên.

Toàn bộ máy phát xung ngẫu nhiên được đặt trong cặp ngoại giao. Hình 11 là ảnh của toàn bộ máy phát xung ngẫu nhiên và hình 12 là mặt máy.

III. KẾT LUẬN

Một máy phát xung ngẫu nhiên trên cơ sở hai linh kiện logic lập trình EPM7064S44-7 đã được nghiên cứu chế tạo. Do được chế tạo bằng linh kiện logic lập trình EPM7064S44-7 cho nên công suất tiêu thụ toàn máy thấp, nguồn nuôi và mạch in đơn giản. Máy cung cấp hai chức năng: 1) phát xung ngẫu nhiên và xung tuần hoàn; 2) đếm xung ra máy phát hoặc xung ngoài bằng mạch đếm với thời gian định trước có dung lượng đếm (10⁶ - 1). Kết quả thực nghiệm cho thấy các xung ra phân bố khá ngẫu nhiên và hoạt động ổn định [8].

Công trình được thực hiện trong khuôn khổ của đề tài nghiên cứu trọng điểm ĐHQG HCM, No B2003-18-27TD.

DESIGN AND CONSTRUCTION OF RANDOM PULSER USING PLD OF MAX7064S

Dinh Sy Hien, Bui An Dong, Dang Van Phien

Faculty of Physics, University of Natural Sciences, Vietnam National University – Ho Chi Minh City

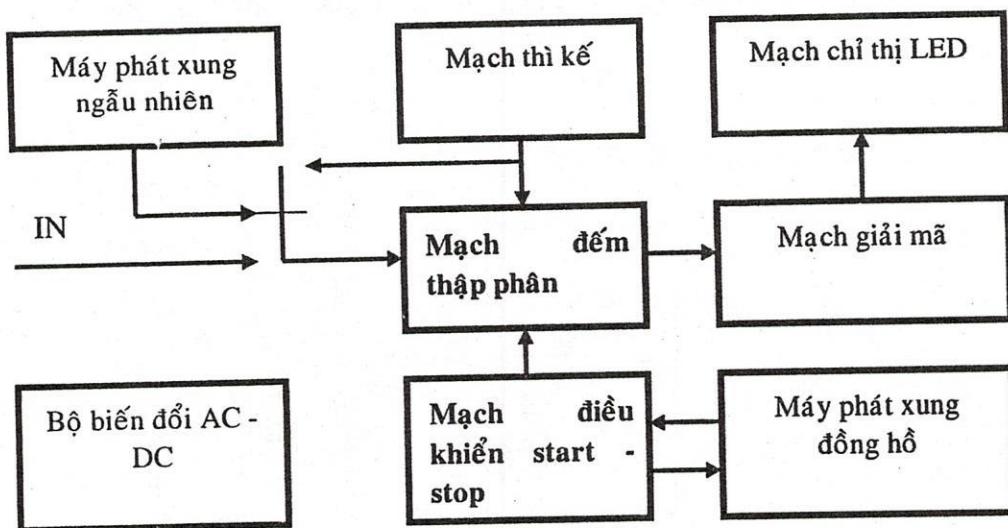
ABSTRACT: This paper describes operational principle and performance of random pulser based on PLD of MAX7064S. Due to use PLD MAX7064S, the instrument is compact and has low power consumption.

This work has been performed at Department of Electronics & Telecommunication, Faculty of Physics, University of Natural Sciences, Vietnam National University – Ho Chi Minh City.

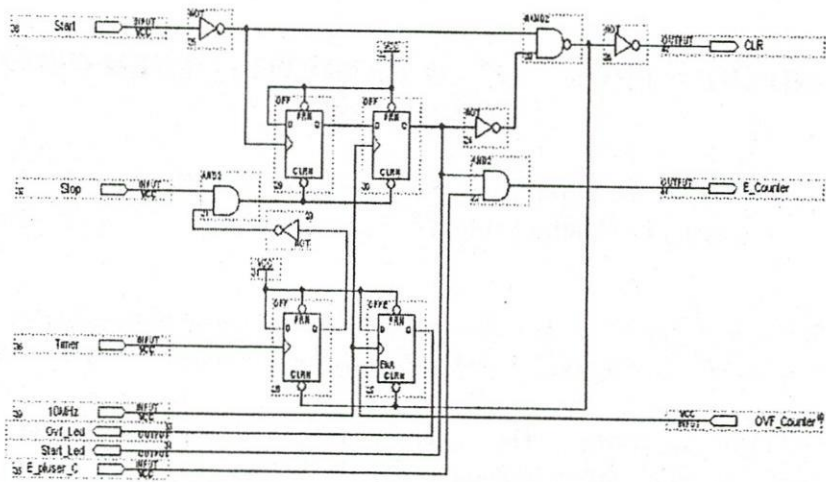
This work has been supported within framework of project of Vietnam National University – Ho Chi Minh City, No B2003-18-27TD.

TÀI LIỆU THAM KHẢO

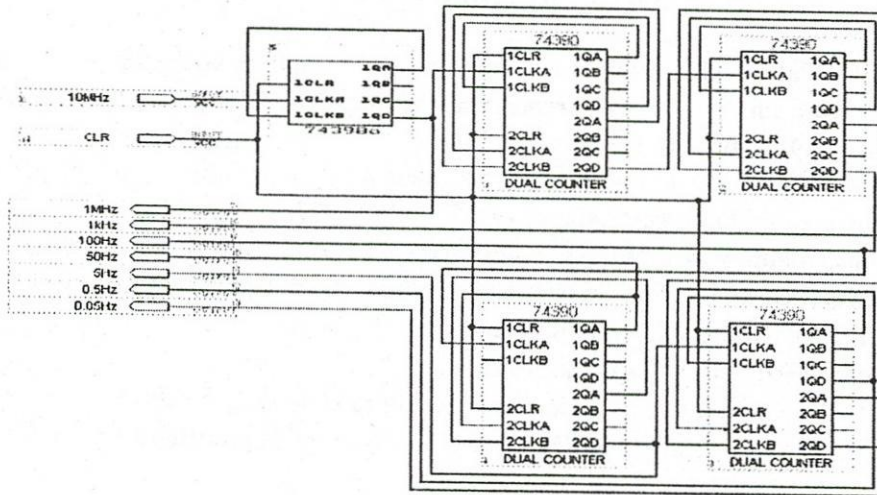
- [1] Gal J., Bibok G., Palvolgyi J., *Nucl. Instr. and Meth.*, 171, No2, p. 401, 1980.
- [2] Dinh Sy Hien, Kalinin A. I., *A measurement generator for testing spectroscopy tracts*, preprint of JINR, 13-84-579, Dubna, 1984.
- [3] Damashek, M. "Shift register with feedback generates white noise", p. 28, in Weber, S., *Circuits for Electronic Engineers*, McGraw-Hill, N.Y., 1977.
- [4] Dinh Sy Hien, Hoang Van Luan, *Random Pulser and Applications*, Proceedings of the third National Conference on Nuclear Physics and Technique, Dalat, 22-24 March 1999, p. 475-479.
- [5] *Digital Library 2000*, Altera Corporation, 2000.
- [6] *Digital Library 2003*, Altera Corporation, 2003.
- [7] *MAX 7000 Programmable Logic Device Family*, Altera Corporation, 2002.
- [8] Đinh Sỹ Hiền, *Báo cáo nghiệm thu đề tài nghiên cứu trọng điểm ĐHQG Tp. HCM*, 2004.



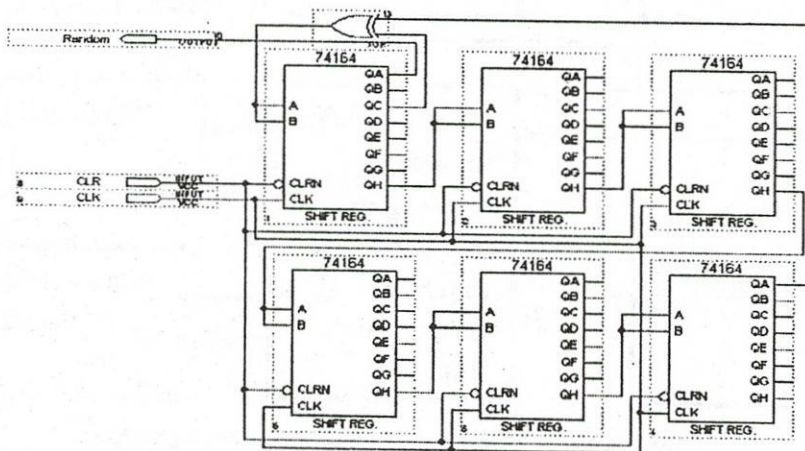
Hình 1. Sơ đồ khối của máy phát xung ngẫu nhiên



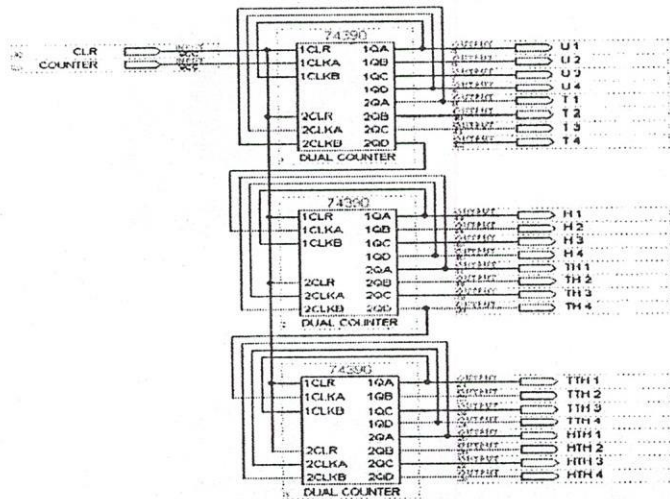
Hình 2. Sơ đồ nguyên lý của mạch điều khiển start/stop dựa trên EPM7064S44-7



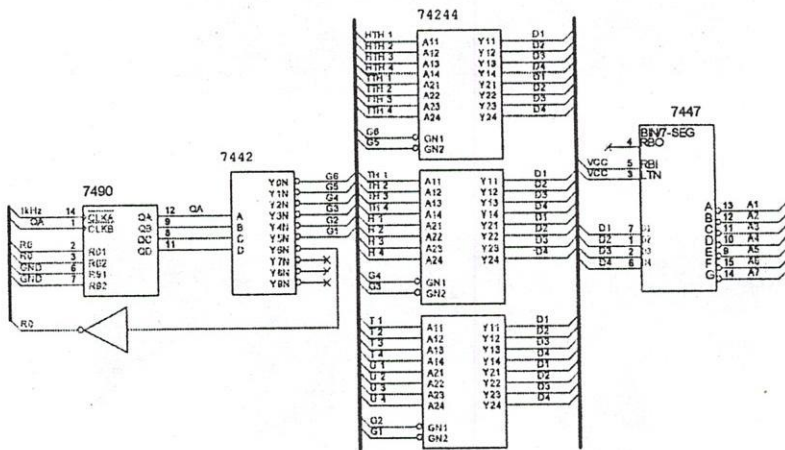
Hình 3. Sơ đồ nguyên lý của mạch thì kế dựa trên EPM7064S44-7



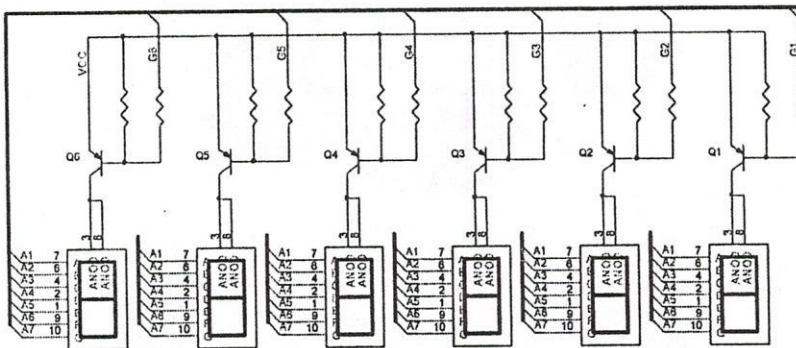
Hình 4. Sơ đồ nguyên lý mạch tạo xung ngẫu nhiên dựa trên EPM7064S44-7



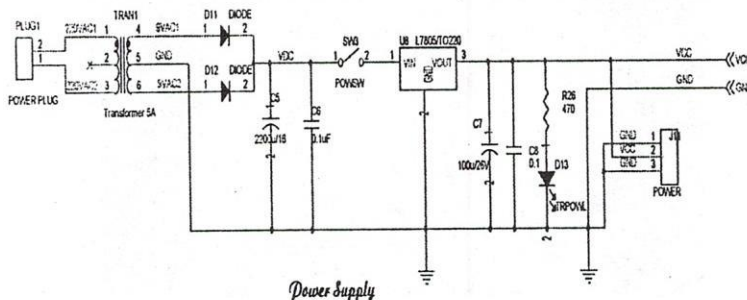
Hình 5. Sơ đồ nguyên lý của mạch đếm dựa trên EPM7064S44-7



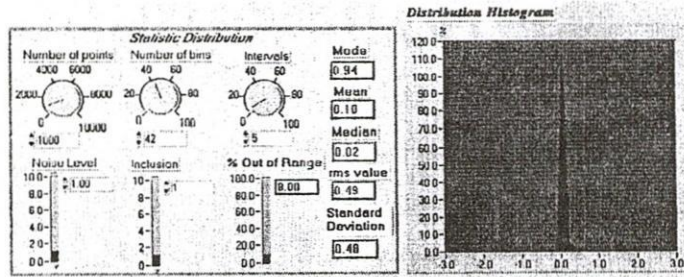
Hình 6. Sơ đồ nguyên lý mạch giải mã động và quét LED



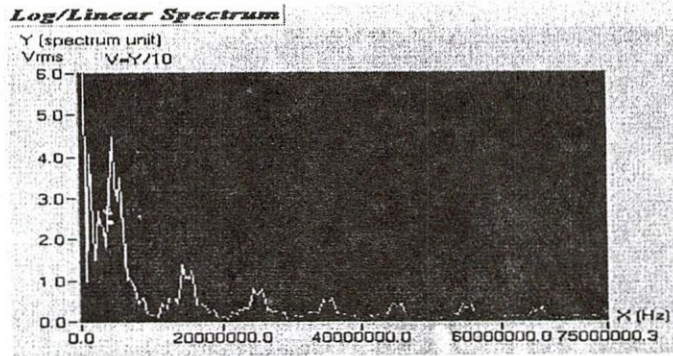
Hình 7. Sơ đồ nguyên lý mạch hiển thị dùng LED bảy đoạn anôt chung



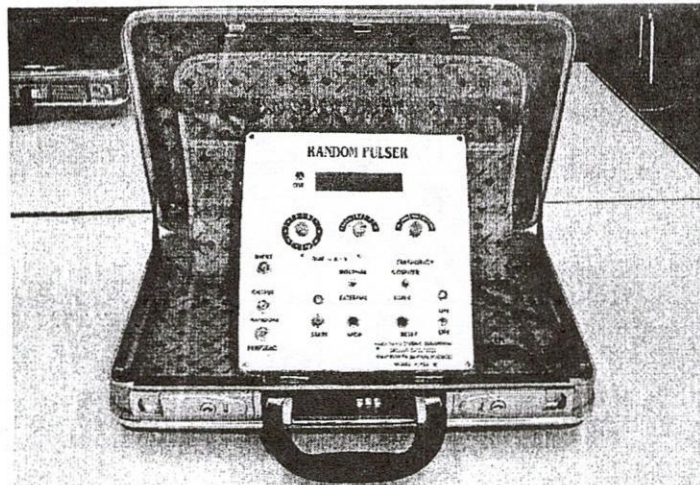
Hình 8. Sơ đồ nguyên lý của nguồn nuôi cho máy phát xung ngẫu nhiên



Hình 9. Phân bố mật độ xác suất của xung ra máy phát ngẫu nhiên



Hình 10 Phổ tần số của máy phát ngẫu nhiên



Hình 11. Ảnh toàn thể của máy phát xung ngẫu nhiên



Hình 12. Mặt máy của máy phát xung ngẫu nhiên